

1/5/3 (Item 1 from file: 347)  
DIALOG(R)File 347:JAPIO  
(c) 2004 JPO & JAPIO. All rts. reserv.

05945767 \*\*Image available\*\*  
ELECTRON GENERATING APPARATUS, IMAGE FORMING APPARATUS, AND THEIR  
MANUFACTURE AND CHARACTERISTIC ADJUSTING METHOD

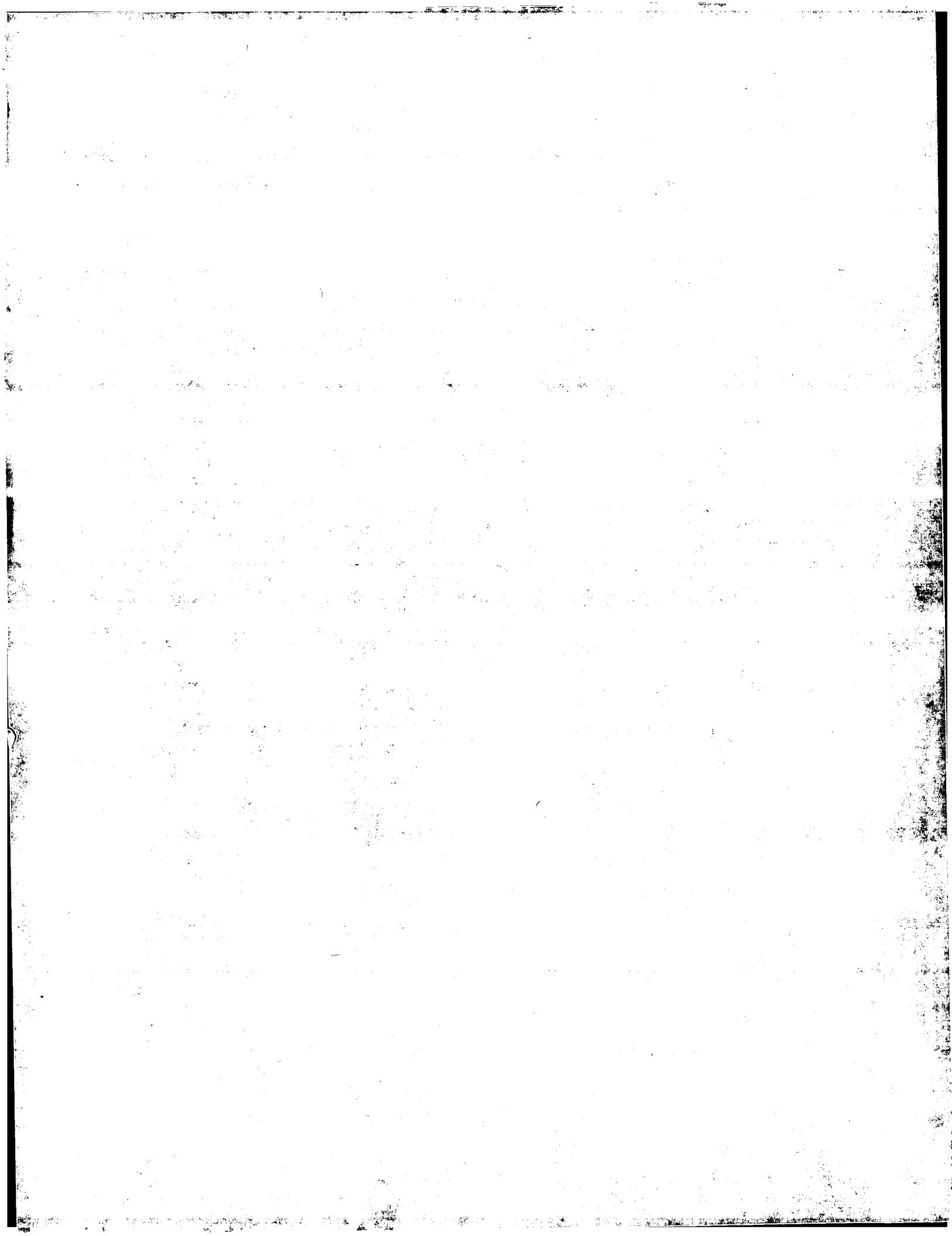
PUB. NO.: 10-228867 A]  
PUBLISHED: August 25, 1998 (19980825)  
INVENTOR(s): YAMAGUCHI EIJI  
SUZUKI HIDETOSHI  
APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP  
(Japan)  
APPL. NO.: 09-030889 [JP 9730889]  
FILED: February 14, 1997 (19970214)  
INTL CLASS: [6] H01J-009/44; G09G-003/22; H01J-001/30; H01J-009/02;  
H01J-031/12  
JAPIO CLASS: 42.3 (ELECTRONICS -- Electron Tubes); 44.9 (COMMUNICATION --  
Other)  
JAPIO KEYWORD: R003 (ELECTRON BEAM); R011 (LIQUID CRYSTALS); R012 (OPTICAL  
FIBERS); R101 (APPLIED ELECTRONICS -- Video Tape Recorders,  
VTR); R102 (APPLIED ELECTRONICS -- Video Disk Recorders, VDR)  
; R107 (INFORMATION PROCESSING -- OCR & OMR Optical Readers);  
R108 (INFORMATION PROCESSING -- Speech Recognition &  
Synthesis); R139 (INFORMATION PROCESSING -- Word Processors)

#### ABSTRACT

PROBLEM TO BE SOLVED: To eliminate dispersion of electron emitting  
characteristics of respective electron emitting elements due to various  
kinds of causes by a simple process.

SOLUTION: Characteristic measuring voltage is applied to respective surface  
conduction electron emitting elements of a display panel 1 by pulse  
generators 6, 7, an electron emitting characteristic is measured by a  
current detector 12, and based on the characteristic, the characteristic  
shifting voltage to be applied to the respective surface conduction  
emitting elements is determined. A pulse height value setting circuit 8 is  
so controlled as to send out the voltage signal with the wave height  
determined in such a manner and the property shifting voltage is applied to  
the respective surface conduction emitting elements from the pulse  
generators 6, 7, so that the electron emitting characteristic of the  
respective surface conduction type emitting elements can be made even.

?



(51) Int.Cl.<sup>9</sup> 識別記号

H 0 1 J 9/44

G 0 9 G 3/22

H 0 1 J 1/30

9/02

31/12

F I

H 0 1 J 9/44

G 0 9 G 3/22

H 0 1 J 1/30

9/02

31/12

A

B

B

C

審査請求 未請求 請求項の数14 O L (全 25 頁)

(21) 出願番号 特願平9-30889

(22) 出願日 平成9年(1997) 2月14日

(31) 優先権主張番号 特願平8-36328

(32) 優先日 平8(1996) 2月23日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平8-332454

(32) 優先日 平8(1996) 12月12日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 山口 英司

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(72) 発明者 鎌 英俊

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

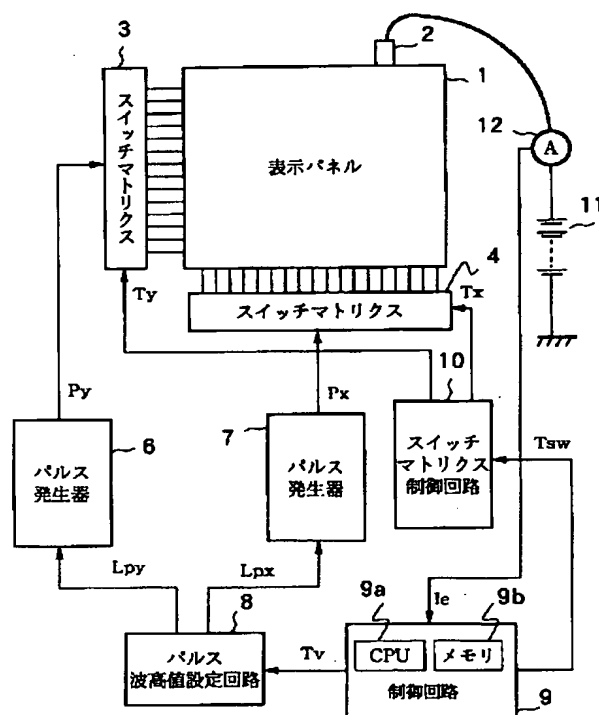
(74) 代理人 弁理士 大塚 康徳 (外1名)

(54) 【発明の名称】 電子発生装置、画像形成装置及びそれらの製造方法及び特性調整方法

(57) 【要約】

【課題】 簡易な工程で、種々の原因による各電子放出素子の電子放出特性のバラツキをなくした電子発生装置の特性調整方法及び電子発生装置の製造方法及び前記電子発生装置とそれを用いた画像形成装置を提供する。

【解決手段】 表示パネル1の各表面伝導型放出素子にパルス発生器6、7より特性測定電圧を印加して、電流検出器12により電子放出特性を測定し、その特性に従って各表面伝導型放出素子に印加する特性シフト電圧を決定する。こうして決定された波高値の電圧信号を出力するようにパルス波高値設定回路8を制御し、パルス発生器6、7から特性シフト電圧を各表面伝導型放出素子に印加することにより、各表面伝導型放出素子の電子放出特性を一様に揃える。



## 【特許請求の範囲】

【請求項1】 基板上に複数の表面伝導型放出素子を配設してなるマルチ電子源と、前記マルチ電子源に駆動電圧を出力する駆動手段とを有する電子発生装置の特性調整方法であって、  
前記複数の表面伝導型放出素子のそれぞれの特性を測定するために特性測定電圧を印加する測定工程と、  
測定された電子放出特性に基づいて前記複数の表面伝導型放出素子の特性の基準値を求める工程と、  
前記複数の表面伝導型放出素子の電子放出特性が前記基準値に応じた値となるように前記複数の表面伝導型放出素子の内の該当するそれぞれにそれぞれの特性シフト電圧を印加する工程とを有し、  
前記特性シフト電圧は前記特性測定電圧よりも大きく、  
前記特性測定電圧は前記駆動電圧よりも大きいことを特徴とする電子発生装置の特性調整方法。

【請求項2】 前記特性シフト電圧を有機ガスの分圧が10の-8乗Torr以下の雰囲気中で印加することを特徴とする請求項1に記載の電子発生装置の特性調整方法。

【請求項3】 前記特性シフト電圧の印加後、前記複数の表面伝導型放出素子の特性を再度測定する工程と、  
再度測定の結果に基づいて該当する表面伝導型放出素子に特性シフト電圧を再度印加する工程と、を更に具備することを特徴とする請求項1又は2に記載の電子発生装置の特性調整方法。

【請求項4】 前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される放出電流を測定することを特徴とする請求項1乃至3のいずれか1項に記載の電子発生装置の特性調整方法。

【請求項5】 前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子を流れる素子電流を測定することを特徴とする請求項1乃至3のいずれか1項に記載の電子発生装置の特性調整方法。

【請求項6】 前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される電子により発光される蛍光体の発光輝度を測定し、その測定した輝度を前記放出電流又は素子電流に相当する値に変換することを特徴とする請求項1乃至3のいずれか1項に記載の電子発生装置の特性調整方法。

【請求項7】 基板上に複数の表面伝導型放出素子がマトリクス状に配列されたマルチ電子源と、前記マルチ電子源に駆動電圧を出力する駆動手段とを有する電子発生装置の製造方法であって、  
基板上に複数の表面伝導型放出素子用電極及び導電膜を形成する工程と、  
前記電極を介して前記導電膜に通電することにより前記複数の表面伝導型放出素子の電子放出部を形成する工程と、  
前記電子放出部を活性化する工程と、

前記複数の表面伝導型放出素子のそれぞれの特性を測定するために特性測定電圧を印加する測定工程と、  
測定された電子放出特性に基づいて前記複数の表面伝導型放出素子の特性の基準値を求める工程と、  
前記複数の表面伝導型放出素子の電子放出特性が前記基準値に応じた値となるように前記複数の表面伝導型放出素子のそれぞれにそれぞれの特性シフト電圧を印加する工程とを有し、  
前記特性シフト電圧は前記特性測定電圧よりも大きく、  
前記特性測定電圧は前記駆動電圧よりも大きいことを特徴とする電子発生装置の製造方法。

【請求項8】 前記特性シフト電圧を有機ガスの分圧が10の-8乗Torr以下の雰囲気中で印加することを特徴とする請求項7に記載の電子発生装置の製造方法。

【請求項9】 前記特性シフト電圧の印加後、前記複数の表面伝導型放出素子の特性を再度測定する工程と、  
再度測定の結果に基づいて該当する表面伝導型放出素子に特性シフト電圧を再度印加する工程と、を更に具備することを特徴とする請求項7又は8に記載の電子発生装置の製造方法。

【請求項10】 前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される放出電流を測定することを特徴とする請求項7乃至9のいずれか1項に記載の電子発生装置の製造方法。

【請求項11】 前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子を流れる素子電流を測定することを特徴とする請求項7～9のいずれか1項に記載の電子発生装置の製造方法。

【請求項12】 前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される電子により照射される蛍光体の発光輝度を測定し、その測定した輝度を前記放出電流又は素子電流に相当する値に変換することを特徴とする請求項7～9のいずれか1項に記載の電子発生装置の製造方法。

【請求項13】 基板上に複数の表面伝導型放出素子を配列したマルチ電子源と、画像信号に基づいて前記マルチ電子源を駆動する駆動手段とを具備した電子発生装置であって、  
前記電子発生装置は、請求項7乃至12のいずれか1項に記載の方法により製造されることを特徴とする電子発生装置。

【請求項14】 請求項13に記載の電子発生装置と、  
前記マルチ電子源よりの電子ビームの照射により発光する蛍光体とを有することを特徴とする画像形成装置。

【発明の詳細な説明】  
【0001】

【発明の属する技術分野】本発明は、基板上に複数の表面伝導型放出素子を配設してなる電子発生装置の特性調整方法及び電子発生装置の製造方法及び前記電子発生装置とそれを用いた画像形成装置に関するものである。

## 【0002】

【従来の技術】従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、例えば表面伝導型放出素子や、電界放出型素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下MIM型と記す）などが知られている。

【0003】またFE型の例としては、例えば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)や、或は、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)などが知られている。

【0004】また、MIM型の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961)などが知られている。

【0005】表面伝導型放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)や、後述する他の例が知られている。

【0006】表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン(Elinson)等によるSnO<sub>2</sub>薄膜を用いたものの他に、Au薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)]や、In<sub>2</sub>O<sub>3</sub>/SnO<sub>2</sub>薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久他: 真空、第26巻、第1号、22 (1983)]等が報告されている。

【0007】これらの表面伝導型放出素子の素子構成の典型的な例として、図27に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。この導電性薄膜3004に、後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5～1 [mm]、幅Wは、0.1 [mm]に設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。即ち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3005

04を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には亀裂が発生する。この通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0008】例えば、表面伝導型放出素子は、冷陰極素子の中でも特に構造が単純で製造も容易であることから、大面積に互り多数の素子を形成できる利点がある。そこで例えば本願出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0009】また、表面伝導型放出素子の応用については、例えば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0010】特に画像表示装置への応用としては、例えば本願出願人によるUSP5,066,883や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体を組み合わせ用いた画像表示装置が研究されている。このような表面伝導型放出素子と蛍光体を組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0011】本願発明者らは、上記従来技術に記載したものを初めとして、種々の材料、製法、構造の冷陰極素子を試みてきた。更に、多数の冷陰極素子を配列したマルチ電子源、並びにこのマルチ電子源を応用した画像表示装置について研究を行ってきた。

【0012】本願発明者らは、例えば図28に示す電氣的な配線方法によるマルチ電子源を試みてきた。即ち、冷陰極素子を2次元的に多数個配列し、これらの素子を図示のようにマトリクス状に配線したマルチ電子源である。

【0013】図中、4001は冷陰極素子を模式的に示したものの、4002は行方向配線、4003は列方向配線を示している。行方向配線4002及び列方向配線4003は、実際には有限の電気抵抗を有するものであるが、図においては配線抵抗4004及び4005として示されている。上述のような配線方法を、単純マトリクス配線と呼ぶ。尚、図示の便宜上、6×6のマトリクスで示しているが、マトリクスの規模はむしろこれに限ったわけではなく、例えば画像表示装置用のマルチ電子源の場合には、所望の画像表示を行うのに足りるだけの素子を配列し配線するものである。

【0014】表面伝導型放出素子を単純マトリクス配線

したマルチ電子源においては、所望の電子ビームを出力させるため、行方向配線4002及び列方向配線4003に適宜の電気信号を印加する。例えば、マトリクスの中の任意の1行の表面伝導型放出素子を駆動するには、選択する行の行方向配線4002には選択電圧 $V_s$ を印加し、同時に非選択の行の行方向配線4002には非選択電圧 $V_{ns}$ を印加する。これと同期して列方向配線4003に電子ビームを出力するための駆動電圧 $V_e$ を印加する。この方法によれば、配線抵抗4004及び4005による電圧降下を無視すれば、選択する行の表面伝導型放出素子には、 $(V_e - V_s)$ の電圧が印加され、また非選択行の表面伝導型放出素子には $(V_e - V_{ns})$ の電圧が印加される。ここで、これら $V_e$ 、 $V_s$ 、 $V_{ns}$ の電圧値を適宜の大きさの電圧にすれば、選択する行の表面伝導型放出素子だけから所望の強度の電子ビームが出力されるはずであり、また列方向配線4003の各々に異なる駆動電圧 $V_e$ を印加すれば、選択する行の素子の各々から異なる強度の電子ビームが出力されるはずである。また、表面伝導型放出素子の応答速度は高速であるため、駆動電圧 $V_e$ を印加する時間の長さを変えれば、電子ビームが出力される時間の長さも変えることができるはずである。

【0015】従って、表面伝導型放出素子を単純マトリクス配線したマルチ電子源には種々の応用できる可能性があり、例えば画像情報に応じた電気信号を適宜印加すれば、画像表示装置用の電子源として好適に用いることができる。

【0016】一方、本願発明者らは表面伝導型放出素子の特性を改善するための研究を鋭意行った結果、製造工程において通電活性化処理を行うことが効果的であることを見いだした。

【0017】既に述べたように、表面伝導型放出素子の電子放出部を形成する際には、導電性薄膜に電流を流して該薄膜を局所的に破壊もしくは変形もしくは変質させて亀裂を形成する処理（通電フォーミング処理）を行う。この後更に通電活性化処理を行うことにより電子放出特性を大幅に改善することが可能である。

【0018】即ち、この通電活性化処理とは、通電フォーミング処理により形成された電子放出部に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。例えば、適宜の分圧の有機物が存在し、全圧が10のマイナス4乗～10のマイナス5乗 [torr] の真空雰囲気中において、電圧パルスを定期的に印加することにより、電子放出部の近傍に単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物を500 [オングストローム] 以下の膜厚で堆積させる。但し、この条件はほんの一例であって、表面伝導型放出素子の材質や形状により適宜変更されるべきであるのは言うまでもない。

【0019】このような処理を行うことにより、通電フォーミング直後と比較して、同じ印加電圧における放出電流を典型的には100倍以上増加させることが可能である。尚、この通電活性化終了後には、真空雰囲気中の有機物の分圧を低減させるのが望ましい。

【0020】従って、上述の多数の表面伝導型放出素子を単純マトリクス配線したマルチ電子源を製造する際においても、各素子に通電活性化処理を行うのが望ましい。

【0021】

【発明が解決しようとする課題】このようにして作成したマルチ電子源は、工程上の変動などにより、個々の電子源の放出特性に多少のバラツキを生じ、これを用いて表示装置を作成した場合に、この特性のバラツキが輝度のバラツキとなって表れるという問題があった。このようにマルチ電子源における電子放出特性が各電子源毎に異なる理由としては、例えば電子放出部に用いた材料の成分のバラツキ、素子の各部材の寸法形状の誤差、通電フォーミング工程における通電条件の不均一、通電活性化工程における通電条件や雰囲気ガスの不均一など種々の原因が考えられる。しかしながら、これら全ての原因を除去しようとするとは非常に高度な製造設備や極めて厳密な工程管理が必要となり、これらを満足させると製造コストが莫大なものとなってしまい現実的でない。

【0022】本発明は上記従来例に鑑みてなされたもので、簡易な工程で、上述した種々の原因によるマルチ電子源の電子放出特性のバラツキをなくした電子発生装置の特性調整方法及び電子発生装置の製造方法及び前記電子発生装置とそれを用いた画像形成装置を提供することを目的とする。

【0023】また本発明の他の目的は、表面伝導型放出素子に特有の性質を利用して、マルチ電子源の特性を略同一にした電子発生装置の特性調整方法及び電子発生装置の製造方法及び前記電子発生装置とそれを用いた画像形成装置を提供することにある。

【0024】

【課題を解決するための手段】上記目的を達成するために本発明の電子発生装置の特性調整方法は以下のような工程を備える。即ち、基板上に複数の表面伝導型放出素子を配設してなるマルチ電子源と、前記マルチ電子源に駆動電圧を出力する駆動手段とを有する電子発生装置の特性調整方法であって、前記複数の表面伝導型放出素子のそれぞれの特性を測定するために特性測定電圧を印加する測定工程と、測定された電子放出特性に基づいて前記複数の表面伝導型放出素子の特性の基準値を求める工程と、前記複数の表面伝導型放出素子の電子放出特性が前記基準値に応じた値となるように前記複数の表面伝導型放出素子の内の該当するそれぞれにそれぞれの特性シフト電圧を印加する工程とを有し、前記特性シフト電圧は前記特性測定電圧よりも大きく、前記特性測定電圧は

前記駆動電圧よりも大きいことを特徴とする。

【0025】ここで、前記特性シフト電圧を、有機ガスの分圧が10のマイナス8乗Torr以下の雰囲気で印加するのが良い。

【0026】また、前記特性シフト電圧の印加後、前記複数の表面伝導型放出素子の特性を再度測定する工程と、その再度測定の結果に基づいて該当する表面伝導型放出素子に特性シフト電圧を再度印加する工程とを更に具備することができる。

【0027】また、前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される放出電流を測定することができる。

【0028】また、前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子を通る素子電流を測定することができる。

【0029】また、前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される電子により発光される蛍光体の発光輝度を測定し、その測定した輝度を前記放出電流又は素子電流に相当する値に変換することができる。

【0030】また本発明は、電子発生装置の製造方法の発明をも包含する。即ち、本発明の電子発生装置の製造方法は、基体上に複数の表面伝導型放出素子がマトリクス状に配列されたマルチ電子源と、前記マルチ電子源に駆動電圧を出力する駆動手段を有する電子発生装置の製造方法であって、基体上に複数の表面伝導型放出素子用電極及び導電膜を形成する工程と、前記電極を介して前記導電膜に通電することにより前記複数の表面伝導型放出素子の電子放出部を形成する工程と、前記電子放出部を活性化する工程と、前記複数の表面伝導型放出素子のそれぞれの特性を測定するために特性測定電圧を印加する測定工程と、測定された電子放出特性に基づいて前記複数の表面伝導型放出素子の特性の基準値を求める工程と、前記複数の表面伝導型放出素子の電子放出特性が前記基準値に応じた値となるように前記複数の表面伝導型放出素子のそれぞれにそれぞれの特性シフト電圧を印加する工程とを有し、前記特性シフト電圧は前記特性測定電圧よりも大きく、前記特性測定電圧は前記駆動電圧よりも大きいことを特徴とする。

【0031】ここで、前記特性シフト電圧を、有機ガスの分圧が10のマイナス8乗Torr以下の雰囲気で印加するのが良い。

【0032】また、前記特性シフト電圧の印加後、前記複数の表面伝導型放出素子の特性を再度測定する工程と、再度測定の結果に基づいて該当する表面伝導型放出素子に特性シフト電圧を再度印加する工程とを更に具備することができる。

【0033】また、前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される放出電流を測定することができる。

【0034】また、前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子を通る素子電流を測定することができる。

【0035】また、前記測定工程では、各表面伝導型放出素子を駆動する毎に、当該表面伝導型放出素子より放出される電子により発光される蛍光体の発光輝度を測定し、その測定した輝度を前記放出電流又は素子電流に相当する値に変換することができる。

【0036】また本発明は、電子発生装置、画像表示装置自体も本発明の範囲に含まれる。即ち、本発明の電子発生装置は、基体上に複数の表面伝導型放出素子を配列したマルチ電子源と、画像信号に基づいて前記マルチ電子源を駆動する駆動手段とを具備した電子発生装置であって、前記電子発生装置は、前記製造方法により製造されることを特徴とする。

【0037】また本発明の画像形成装置は、前記電子発生装置と、前記マルチ電子源よりの電子ビームの照射により発光する蛍光体とを有することを特徴とする。

【0038】尚、本発明の実施の形態において、各表面伝導型放出素子の電子放出特性を測定する前、或は測定後、素子の特性を変化させる特性シフト電圧を印加する前に、素子の環境雰囲気から有機ガスを排除する必要がある。

【0039】又、各表面伝導型放出素子に印加される電圧値は、表示用駆動パルスで素子の特性が変わらないように、

(表示用駆動パルスの波高値) < (測定時の印加電圧値) < (メモリ用波形信号の波高値)

の関係にある。ここで、表示用駆動パルスは駆動電圧ということもできるし、測定時の印加電圧は特性測定電圧ということもできるし、メモリ用波形信号は特性シフト電圧ということもできる。

【0040】更に本発明の電子発生装置は、半導体の製造プロセスのEB (electron beam) 描画に使用することができる。

【0041】また、本発明の電子発生装置の特性調整方法は、電子発生装置の完成後、表面伝導型放出素子の電子放出特性が経時変化によって変化した時にも用いることができる。

【0042】

【発明の実施の形態】以下に上記の課題を解決するための手段を詳しく説明する。本発明の実施の形態では、表面伝導型放出素子の有する電子放出特性を記憶する機能(以下、電子放出特性のメモリ機能と記す)を利用し、各表面伝導型放出素子ごとに所定の電子放出特性を記憶させることにより、各表面伝導型放出素子の電子放出特性を揃えるようにしたものである。

【0043】次に、本実施の形態の表面伝導型放出素子が示す電子放出特性のメモリ機能について説明する。

【0044】本願発明者らは、予め通電フォーミング処

理並びに通電活性化処理を施した表面伝導型放出素子を、有機ガスの分圧を低減した環境下で駆動し、電気的な特性を測定した。

【0045】図1は、本実施の形態における表面伝導型放出素子に印加した駆動信号の電圧波形を示すグラフ図で、横軸に時間を、縦軸には表面伝導型放出素子に印加した電圧（以下、素子電圧 $V_f$ と記す）を示している。

【0046】ここで駆動信号は、同図（a）に示すように連続した矩形電圧パルスを用い、電圧パルスの印加期間を第1期間～第3期間の3つに分け、各期間内において同一のパルスを100パルスずつ印加した。図1（a）の電圧パルスの波形を、同図（b）に拡大して示す。

【0047】具体的な測定条件としては、どの期間も駆動信号のパルス幅を $T_5 = 66.8 [\mu\text{sec}]$ 、パルス周期を $T_6 = 16.7 [\text{msec}]$ とした。これは、表面伝導型放出素子を一般のテレビジョン受像機に应用する場合の標準的な駆動条件を参考にして定めたが、これ以外の条件においてもメモリ機能を測定することは可能である。尚、表面伝導型放出素子に実効的に印加される電圧パルスの立ち上がり時間 $T_r$ 及び立ち下がり時間 $T_f$ が100 [ns]以下となるように、駆動信号源から表面伝導型放出素子までの配線路のインピーダンスを十分に低減して測定した。

【0048】ここで素子電圧 $V_f$ は、第1期間と第3期間では $V_f = V_{f1}$ とし、第2期間では $V_f = V_{f2}$ とした。これら素子電圧 $V_{f1}$ 及び $V_{f2}$ は共に、表面伝導型放出素子の電子放出閾値電圧よりも大きい電圧であって、かつ、 $V_{f1} < V_{f2}$ の条件を満足するように設定した。但し、表面伝導型放出素子の形状や材料により電子放出閾値電圧も異なるので、測定対象となる表面伝導型放出素子に合わせて適宜設定した。また、測定時の表面伝導型放出素子周辺の雰囲気については、全圧が $1 \times 10$ のマイナス6乗 [torr] で、有機ガスの分圧は $1 \times 10$ のマイナス9乗 [torr] とした。 $V_{f1}$ 及び $V_{f2}$ は、画像表示を行う際の駆動電圧よりも大きな値を設定した。

【0049】図2（a）と（b）は、図1で示した駆動信号を印加した際の表面伝導型放出素子の電気的特性を示すグラフ図で、図2（a）の横軸は素子電圧 $V_f$ を、縦軸は表面伝導型放出素子から放出される電流（以下、放出電流 $I_e$ と記す）の測定値を、図2（b）の横軸は素子電圧 $V_f$ を、縦軸は表面伝導型放出素子に流れる電流（以下、素子電流 $I_f$ と記す）の測定値を表している。

【0050】まず、図2（a）に示した（素子電圧 $V_f$ ）対（放出電流 $I_e$ ）特性について説明する。

【0051】図1に示す第1期間においては、駆動パルスにตอบสนองして表面伝導型放出素子からは、特性カーブ $I_{ec}(1)$ に従って放出電流が出力される。即ち、駆動パルスの立ち上がり期間 $T_r$ の間は、印加電圧 $V_f$ が $V_{th1}$ を

超えると特性カーブ $I_{ec}(1)$ に沿って放出電流 $I_e$ は急激に増加する。そして、 $V_f = V_{f1}$ の期間、即ち、パルス幅 $T_5$ の間には、放出電流 $I_e$ は $I_{e1}$ の大きさを保つ。そして、駆動パルスの立ち下がり期間 $T_f$ の間では、放出電流 $I_e$ は特性カーブ $I_{es}(1)$ に沿って急激に減少する。

【0052】次に、第2期間において、 $V_f = V_{f2}$ のパルスが印加されはじめると、特性カーブは $I_{ec}(1)$ から $I_{ec}(2)$ に変化する。即ち、駆動パルスの立ち上がり期間 $T_r$ の間は、印加電圧 $V_f$ が $V_{th2}$ を越えると特性カーブ $I_{ec}(2)$ に沿って放出電流 $I_e$ は急激に増加する。そして、 $V_f = V_{f2}$ の期間、即ち、 $T_5$ の間には、放出電流 $I_e$ は $I_{e2}$ の大きさを保つ。そして、駆動パルスの立ち下がり期間 $T_f$ の間では、放出電流 $I_e$ は特性カーブ $I_{ec}(2)$ に沿って急激に減少する。

【0053】次に、第3期間において、再び、 $V_f = V_{f1}$ のパルスが印加されるが、この時には放出電流 $I_e$ は、特性カーブ $I_{ec}(2)$ に沿って変化する。即ち、駆動パルスの立ち上がり期間 $T_r$ の間は、印加電圧 $V_f$ が $V_{th2}$ を越えると特性カーブ $I_{ec}(2)$ に沿って放出電流 $I_e$ は急激に増加する。そして、 $V_f = V_{f1}$ の期間、即ち、 $T_5$ の間には、放出電流 $I_e$ は $I_{e3}$ の大きさを保つ。そして、駆動パルスの立ち下がり期間 $T_f$ の間では、放出電流 $I_e$ の特性カーブ $I_{ec}(2)$ に沿って急激に減少する。

【0054】このように、第3期間においては第2期間における特性カーブ $I_{ec}(2)$ がメモリされているため、放出電流 $I_e$ は、 $I_{e1}$ から $I_{e3}$ にまで減少し、第1期間よりも小さなものとなる。

【0055】同様に、（素子電圧 $V_f$ ）対（素子電流 $I_f$ ）特性に関しても同図（b）に示すように、第1期間においては特性カーブ $I_{fc}(1)$ に沿って動作するが、第2期間においては、特性カーブ $I_{fc}(2)$ に沿うようになり、それに続く第3期間においては第2期間メモリされた特性カーブ $I_{fc}(2)$ に沿って動作する。

【0056】ここでは説明の便宜上、第1～第3期間の3つの期間だけを例示したが、むしろこの設定条件だけに限られたものではない。即ち、メモリ機能が付与された表面伝導型放出素子にパルス電圧を印加する場合には、それ以前に印加された電圧値よりも大きな電圧値のパルスが印加されると特性カーブがシフトし、しかもメモリされる。以後、更に大きな電圧値のパルスが印加されない限り、その特性カーブ（電子放出特性）はメモリされ続ける。このようなメモリ機能は、例えばFE型をはじめとする他の電子放出素子においては観測されておらず、表面伝導型放出素子に固有の特性と言える。

【0057】次に電子放出特性のメモリ機能を実現するために必要な周辺環境について説明する。メモリ機能を良好に実現するためには、表面伝導型放出素子に通電しても電子放出部やその近傍に炭素もしくは炭素化合物が新たに堆積しないように、表面伝導型放出素子の周辺の



真空雰囲気中の有機ガスの分圧を低減させ、この状態を維持することが必要である。具体的には、雰囲気中の有機ガスの分圧を10のマイナス8乗[torr]以下に低減して維持するのが好ましく、更に可能ならば10のマイナス10乗[torr]以下にしておくのが望ましい。尚、有機ガスの分圧とは、炭素と水素を主成分とし質量数が13～200の範囲の有機分子の分圧を積算したものをいい、質量分析器を用いて定量的に測定する。

【0058】表面伝導型放出素子の周辺環境の有機ガス分圧を低減する代表的な方法として、表面伝導型放出素子を形成した基板を内蔵する真空容器を加熱して、容器内の各部材表面に吸着した有機ガス分子を脱着させながら、ソーブションポンプやイオンポンプ等、オイルを使用しない真空ポンプを用いて真空排気を行う方法が挙げられる。このようにして有機ガスの分圧を低減した後、その状態を維持するには、オイルを使用しない真空ポンプを用いてその後も排気を継続することにより可能である。しかし、真空ポンプを備えて常時排気する方法は、応用目的によっては、容積、消費電力、重量、価格等の点で不利な場合がある。そこで、例えば表面伝導型放出素子を画像表示装置に応用する場合には、有機ガス分子を十分に脱着して有機ガスの分圧を低下させた後で、真空容器内にゲッター膜を形成するとともに、排気管を封止して状態を維持する。

【0059】尚、真空雰囲気中に残留する有機ガスの起源は、多くの場合、ロータリポンプや油拡散ポンプなどの真空排気装置で使用されているオイルの蒸気や、表面伝導型放出素子の製造工程で使用した有機溶媒の残留物などである。有機ガスとは、例えばアルカンやアルケンやアルキン等の脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン酸やスルホン酸等の有機酸類、前記有機物の誘導体などである。具体的には、例えば、ブタジエン、n-ヘキサン、1-ヘキセン、ベンゼン、トルエン、O-キシレン、ベンゾニトリル、クロロエチレン、トリクロロエチレン、メタノール、エタノール、イソプロパノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、ジエチルケトン、メチルアミン、エチルアミン、酢酸、プロピオン酸、等である。

【0060】以下、添付図面を参照して本発明の好適な実施の形態を詳細に説明する。

【0061】＜実施の形態1＞本実施の形態1においては、電子放出素子の使用に先立って各電子放出素子の電子放出特性を測定し、電子放出特性にバラツキがあった場合には均一になるように補正するが、各工程で電子放出素子に印加する電圧の大きさを以下に述べるように設定した。即ち、各電子放出素子の放出電流特性を測定する工程において印加する測定用駆動電圧と、各電子放出素子の特性が均一になるように調整する工程において印

加する特性シフト用電圧と、電子放出素子を使用する際に印加する駆動電圧の最大値とを、各々VEmeasure, Vshift, Vdriveと表した時、下記の大小関係が成り立つようにした。

【0062】Vdrive < VEmeasure < Vshift

このように、VEmeasureをVdriveよりも大きく設定したことにより、各電子放出素子には使用に先立って、使用時に印加される駆動電圧よりも大きな電圧が予め印加される。このため、使用中に電子放出特性がシフトしてしまう不都合を防止できる。

【0063】また、VshiftをVEmeasureよりも大きく設定しているので、特性シフト用パルスが電子放出素子に印加される最大電圧となる。従って、特性シフト用パルスを印加すれば、電子放出特性を所望の特性にまで確実にシフトさせることができる。もちろんVshiftはVdriveよりも大きく設定されているので、均一に調整した電子放出特性が使用中にシフトしてしまう不都合も防止できる。

【0064】図3は、表示パネル1の各表面伝導型放出素子にメモリ用の波形信号を加えて電子源基板の個々の表面伝導型放出素子の電子放出特性を変えるための駆動回路の構成を示すブロック図である。

【0065】図3において、1は表示パネルで、複数の表面伝導型放出素子をマトリクス状に配設した基板と、その基板上に離れて設けられ、表面伝導型放出素子から放出される電子により発光する蛍光体を有するフェースプレート等を真空容器中に配設している。2は、表示パネル1の蛍光体に高電圧源11からの高電圧を印加するための端子である。3、4はスイッチマトリクスで、それぞれ行方向配線及び列方向配線を選択してパルス電圧を印加するための電子放出素子を選択している。6、7はパルス発生器で、上述したメモリ機能用のパルス波形信号Px, Pyを発生させている。8はパルス波高値設定回路で、パルス設定信号Lpx, Lpyを出力することにより、パルス発生器6、7のそれぞれより出力されるパルス信号の波高値を決定している。9は制御回路で、電流検出器12により検出された放出電流値Ieと設定値との差を検出し、パルス波高値設定回路8に波高値を設定するためのデータTvを出力している。尚、9aはCPUで、制御回路9の動作を制御している。9bは、CPU9aの制御プログラム(図7及び図8のフローチャート)や各種データを記憶するためのメモリである。10はスイッチマトリクス制御回路で、スイッチ切換え信号Tx, Tyを出力してスイッチマトリクス2、3のスイッチの選択を制御することにより、メモリ機能用のパルス電圧を印加する電子放出素子を選択している。

【0066】次に、この駆動回路の動作について説明する。この回路の動作は、表示パネル1の各表面伝導型放出素子の電子放出電流を測定する段階と、検出した放出電流に応じてメモリ機能のためのパルス波形信号を印加

する段階とを有する。

【0067】まず、放出電流  $I_e$  を測定する方法について述べる。制御回路9からのスイッチマトリクス制御信号  $T_{sw}$  により、スイッチマトリクス制御回路10がスイッチマトリクス3及び4が所定の行方向配線又は列方向配線を選択し、所望の表面伝導型放出素子が駆動できるように切換え接続される。

【0068】一方、制御回路9はパルス波高値設定回路8に、電子放出特性の測定用の波高値データ  $T_v$  を出力する。これによりパルス波高値設定回路8から波高値データ  $L_{px}$  及び  $L_{py}$  が、パルス発生器6、7のそれぞれに出力される。この波高値データ  $L_{px}$  及び  $L_{py}$  に基づいて、パルス発生器6及び7のそれぞれは駆動パルス  $P_x$  及び  $P_y$  を出力し、この駆動パルス  $P_x$  及び  $P_y$  がスイッチマトリクス3及び4により選択された素子に印加される。ここで、この駆動パルス  $P_x$  及び  $P_y$  は、表面伝導型放出素子に、特性測定のために印加される電圧（波高値） $V_{f1}$  の  $1/2$  の振幅で、かつ互いに異なる極性のパルスとなるように設定されている。また同時に、高圧電源11により表示パネル1の蛍光体に所定の電圧を印加する。そしてこの駆動パルス  $P_x$ 、 $P_y$  で表面伝導型放出素子が駆動されている時の放出電流  $I_e$  を電流検出器12により測定する。

【0069】図7は、制御回路9による特性測定処理を示すフローチャートである。

【0070】まずステップS1で、スイッチマトリクス制御信号  $T_{sw}$  を出力して、スイッチマトリクス制御回路10によりスイッチマトリクス3、4を切り換えて表示パネル1の表面伝導型放出素子を選択する。次にステップS2で、その選択された素子に印加するパルス信号の波高値データ  $T_v$  をパルス波高値設定回路8に出力する。測定用パルスの波高値は、画像表示を行う際の駆動電圧よりも高い電圧である。そしてステップS3で、パルス発生器6、7よりスイッチマトリクス3、4を介して、ステップS1で選択されている表面伝導型放出素子に、電子放出素子の特性測定用のパルス信号を印加する。次にステップS4で、この時の電子放出電流  $I_e$  を入力し、ステップS5で、メモリ9bにストアする。

【0071】ステップS6では、表示パネル1の全ての表面伝導型放出素子に対して測定を行ったかどうかを調べ、そうでないときはステップS7に進み、次の表面伝導型放出素子を選択するスイッチマトリクス制御信号  $T_{sw}$  を出力してステップS3に進む。

【0072】一方、ステップS6で全ての表面伝導型放出素子に対する測定処理が終了しているときはステップS8に進み、表示パネル1の全ての表面伝導型放出素子に対する放出電流  $I_e$  を比較し、例えば図4及び図5を参照して後述するように、各素子に印加するメモリ用印加電圧値を決定する。そして、その決定された電圧値を、制御回路9のメモリ9bにストアする。

【0073】以上のようにして測定された放出電流の測定例を図4を参照して模式的に説明する。

【0074】図4は、本実施の形態の表示パネル1のマルチ電子源を作成する工程中に発生した放出特性の異なる各表面伝導型放出素子の駆動電圧（駆動パルスの波高値） $V_f$  を変えたときの放出電流特性の一例を示した図である。

【0075】同図において、ある表面伝導型放出素子の電子放出特性が動作曲線（a）で示され、別のある表面伝導型放出素子の電子放出特性が動作曲線（b）で示されている。従って、駆動電圧  $V_{f1}$  の時の放出電流は、

（a）で示す特性を有する電子放出素子では  $I_{e1}$ 、

（b）で示す特性を有する電子放出素子では  $I_{e2}$ （ $I_{e1} > I_{e2}$ ）となる。

【0076】一方、上述したように本実施の形態の表面伝導型放出素子は、過去に印加された電圧の駆動パルスの最大波高値に応じた放出電流特性を有している。

【0077】図5は、メモリ機能用の波形信号の最大値  $V_{fm}$  を変えたときに、 $V_{fm}$  よりも小さい一定の波高値の信号で駆動した場合を示している。これにより、個々の表面伝導型放出素子に異なる最大波高値のパルス（以下、メモリ用波形信号と呼ぶ）を印加することにより、電子放出特性を揃えることができる。

【0078】即ち、図4において、放出特性曲線（a）を示す放出素子と特性曲線（b）を示す放出素子の特性を揃えるためには、特性曲線（a）を示す放出素子に図5に示した特性を参照してメモリ用波形信号を印加して、駆動電圧  $V_{f1}$  の時の放出電流  $I_e$  が  $I_{e1}$  から  $I_{e2}$  になるように変えてやればよい。

【0079】言い換えれば、複数の電子放出素子の電子放出特性の均一化を達成するためには、（ $V_f - I_e$ ）特性カーブが最も右側にある素子の特性を目標（基準）にして、他の素子の特性カーブを右側にシフトさせて、その目標と一致させれば良い。その際、各電子放出素子に印加するメモリ用波形信号（つまり、特性シフト用電圧）の大きさは、その目標との差の大小に応じて決定される。目標との差（例えば、図4における  $I_{e1}$  と  $I_{e2}$  との差）が大きい素子、即ち、特性カーブが左側にある素子ほど、シフトさせる量を大きくしなければならない。

【0080】ところで、ある初期特性を持つ電子放出素子に対してどのくらいの大きさの特性シフト用電圧を印加すればどのくらい特性カーブが右方向にシフトするかを知るには、図1（a）～図2（b）で説明した実験を予め多数行っておけば良い。そこで、いろいろな初期特性の電子放出素子を選んで、いろいろな大きさの  $V_{f2}$  を印加して実験を行い、様々なデータを蓄積しておいた。なお、図3の装置においては、これらのデータは制御回路9に予めルックアップテーブルとして蓄積されている。

【0081】図5は、上記ルックアップテーブルの中から

ら、図4中にaで示された初期特性と同じ初期特性を持つ電子放出素子のデータをピックアップしてグラフ化して示したものである。このグラフの横軸は特性シフト電圧の大きさを表わし、縦軸は放出電流 $I_e$ を表す。このグラフは、特性シフト用電圧を印加した後、 $V_{fl}$ と等しい大きさの駆動電圧を印加して放出電流を測定した結果である。したがって、図4中のaの素子に印加すべき特性シフト用電圧の大きさを決定するには、図5のグラフにおいて $I_e$ が $I_{e2}$ と等しい点の $V_{fm}$ を読み取れば良い。

【0082】ここで再び図7を参照し、説明を捕捉する。図7のステップS8においては、図3の装置の制御回路9は、以下の手順で特性シフト用電圧（つまり、メモリ用波形信号）を決定する。

【0083】まず、目標（基準）とすべき電子放出素子を選択する。すなわち、各電子放出素子の $I_e$ の測定結果を比較し、全電子放出素子の中で（ $V_{fl}-I_e$ ）特性カーブが最も右側にある素子を選択する。この選択した電子放出素子を、これ以降、基準素子と呼ぶことにする。なお、特性カーブが最も右側にある素子が複数存在する場合には、これら複数の素子を基準素子として扱えば良い。

【0084】次に、基準素子以外の素子について、素子毎に特性シフト用電圧を決定していく。まず、前記制御回路9は、予め蓄積されているルックアップテーブルの中から、当該素子と初期特性が最も近似した素子のデータを読み出す。

【0085】そして、当該データの中から、その素子の特性を基準素子の特性に等化させるための特性シフト電圧を選び出す（上述の図5の説明参照）。こうして、夫々の素子について、特性シフト用電圧の値を決定し、その結果をステップS9で、メモリ9bに記憶させる。尚、基準素子については、特性をシフトさせる必要がないので、特性シフト用電圧が不要な旨の識別情報をメモリ9bに記憶させる。或は、ステップS3で印加した測定用電圧以下の電圧をメモリ9bに記憶させておいても良い。

【0086】次に、個々の電子放出特性を揃えるためのメモリ用波形信号を印加する方法について述べる。ここでは、図4における放出特性曲線（a）を示す放出素子の特性を、特性曲線（b）で示す電子放出特性に変更する。これにより、所定の駆動電圧 $V_{fl}$ の時の放出電流値を同じ $I_{e2}$ となるように変更する例を、図8のフローチャートを参照して説明する。

【0087】図8は、本実施の形態の制御回路9により実施される、表示パネル1の全ての表面伝導型放出素子の電子放出特性を揃えるための処理を示すフローチャートである。

【0088】まずステップS11で、スイッチマトリクス制御信号 $T_{sw}$ によりスイッチマトリクス制御回路10

を介してスイッチマトリクス3及び4を制御し、表示パネル1のメモリ用波形信号を印加する表面伝導型放出素子を選択する。次にステップS12に進み、その選択された表面伝導型放出素子のメモリ電圧データをメモリ9bから読み出す。そしてステップS13で、その表面伝導型放出素子にメモリ用波形信号を印加する必要があるか否かを判断する。これは例えば、前述の図4において、（b）で示された特性に合わせる場合、元々その

（b）で示された特性を有している表面伝導型放出素子には、メモリ用波形信号を印加する必要がないため、その様な特性を元々有している表面伝導型放出素子にメモリ用波形信号を印加しないようにするものである。

【0089】メモリ用波形信号を印加しないときはステップS16に進むが、印加する必要がある時はステップS14に進み、波高値設定信号 $T_v$ によりパルス波高値設定回路8でパルス信号の波高値を設定させ、ステップS15で、パルス波高値設定回路8は波高値データ $L_{px}$ 及び $L_{py}$ を出力し、その値に基づいてパルス発生器6及び7は、その設定された波高値の駆動パルス $P_x$ 及び $P_y$ を出力する。このようにして、ステップS11で選択されている表面伝導型放出素子に、その特性に応じたシフトパルス（メモリ信号）が印加される。そしてステップS16で、表示パネル1の全ての表面伝導型放出素子に対する処理が終了したかを調べ、そうでないときはステップS17に進み、次にメモリ用波形信号を印加する予定の表面伝導型放出素子を選択すべく、スイッチマトリクス制御信号 $T_{sw}$ を出力する。

【0090】その結果、図6に示したように、放出特性曲線（a）で示された表面伝導型放出素子は、特性曲線（c）で示すように変更され、駆動電圧 $V_{fl}$ が印加されたときの放出電流が $I_{e2}$ となり、表示パネル1の全ての表面伝導型放出素子の電子放出特性を一様に揃えることができる。

【0091】＜実施の形態2＞次に本発明の第2の実施の形態について説明する。

【0092】本実施の形態2においては、電子放出素子の使用に先立って各電子放出素子の電子放出特性を測定し、電子放出特性にバラツキがあった場合には均一になるように補正するが、各工程で電子放出素子に印加する電圧の大きさを以下に述べるように設定した。即ち、各電子放出素子の素子電流特性を測定する工程において印加する測定用駆動電圧と、各電子放出素子の特性が均一になるように調整する工程において印加する特性シフト用電圧と、電子放出素子を使用する際に印加する駆動電圧の最大値とを、各々 $V_{Fmeasure}$ 、 $V_{shift}$ 、 $V_{drive}$ と表した時、下記の大小関係が成り立つようにした。

【0093】 $V_{drive} < V_{Fmeasure} < V_{shift}$   
このように、 $V_{Fmeasure}$ を $V_{drive}$ よりも大きく設定したことにより、各電子放出素子には使用に先立って、使用時に印加される駆動電圧よりも大きな電圧が予め印加

される。このため、使用中に電子放出特性がシフトしてしまう不都合を防止できる。

【0094】また、VshiftをVFmeasureよりも大きく設定しているので、特性シフト用パルスが電子放出素子に印加される最大電圧となる。従って、特性シフト用パルスを印加すれば、電子放出特性を所望の特性にまで確実にシフトさせることができる。もちろんVshiftはVdriveよりも大きく設定されているので、均一に調整した電子放出特性が使用中にシフトしてしまう不都合も防止できる。

【0095】図9は、表示パネル1の各表面伝導型放出素子の電子放出特性を一樣に揃えるための装置構成を示すブロック図で、前述の図3の構成と共通する部分は同じ番号で示し、それらの説明を省略する。

【0096】この実施の形態2の構成によれば、駆動電圧Vfに対する放出電流Ieの素子電流Ifと強い相関があることに着目して、表示パネル1の個々の表面伝導型放出素子よりの電子放出電流Ieを揃えるために、素子電流Ifを揃えるようにしたもので、個々の表面伝導型放出素子の素子電流Ifを測定する電流検出器5が設けられている点が図3と異なる点である。90は制御回路9に対応する制御回路を示している。

【0097】図10は、表示パネル1のマルチ電子源を作成する工程中に発生した放出特性の異なる表面伝導型放出素子の駆動電圧Vfに対する素子電流Ifの一例を示した図である。また、図11は、メモリ用波形信号の最大値Vfmを変えたときに、Vfmよりも小さい一定の波高値の信号で駆動した場合の素子電流Ifを示した図である。ここで、放出電流Ieの値は個々の表面伝導型放出素子に対して異なる。しかし、素子電流Ifと放出電流Ieとの相関性が強いことから、メモリ用波形信号を印加して個々の素子電流特性を変えることにより放出特性を揃えることができる。

【0098】次に、表示パネル1の個々の表面伝導型放出素子の素子電流Ifを揃える方法について説明する。

【0099】図9の回路の動作については、予め測定する項目が、前述の実施の形態1では放出電流Ieであったのに対し、この実施の形態2では素子電流Ifとなっている点のみが異なるだけで、全く同様の動作でメモリ用波形信号を印加する前の素子電流の測定が行える。

【0100】次に、所定の素子電流（ここではIf2）に揃うように図10の素子電流特性曲線（a）を示す放出素子に、図11の特性曲線を参照して、メモリ用波形信号を印加する。その結果、図12に示したように、それまで素子電流特性曲線（a）を示していた表面伝導型放出素子が特性曲線（c）を示すようになり、特性曲線（b）を示していた表面伝導型放出素子と駆動電圧Vf1において同じ素子電流If2を得ることができる。以上の操作を表示パネル1の全表面伝導型放出素子に対して行うことにより、表示パネル1全体の表面伝導型放出素子

の素子電流を揃えることができる。

【0101】次に、以上のようにしてメモリ用波形信号を印加してその特性を揃えた表示パネル1を、いずれの素子のメモリ用波形信号の波高値よりも低い値の駆動電圧Vfにより駆動すると、全ての表面伝導型放出素子の放出電流Ieが均一な表示パネル1を得ることができる。

【0102】以上のようにして、表示パネル1の個々の表面伝導型放出素子の放出電流のばらつきを改善し、均一な輝度分布の画像表示を行うことができる。

【0103】尚、この実施の形態2の場合の動作も、前述の実施の形態1のフローチャート（図7及び図8）において、放出電流Ieの検出を素子電流Ifの検出に置き換えてメモリ用波形信号の波高値を決定することにより、前述の実施の形態1と同様にして行うことができるので、その説明を省略する。

【0104】＜実施の形態3＞次に本発明の実施の形態3について以下に説明する。

【0105】本実施の形態3においては、電子放出素子の使用に先立って各電子放出素子に対応する蛍光体の発光輝度を測定し、輝度にばらつきがあった場合には均一になるように補正するが、各工程で電子放出素子に印加する電圧の大きさを以下に述べるように設定した。即ち、蛍光体の発光輝度を測定する工程において各電子放出素子に印加する測定用駆動電圧と、各蛍光体の発光輝度が均一になるように調整する工程において印加する特性シフト用電圧と、画像を表示する際に電子放出素子に印加する駆動電圧との最大値とを、各々VLmeasure、Vshift、Vdriveと表した時、下記の大小関係が成り立つようにした。

【0106】Vdrive < VLmeasure < Vshift  
このように、VLmeasureをVdriveよりも大きく設定したことにより、各電子放出素子には使用に先立って、使用時に印加される駆動電圧よりも大きな電圧が予め印加される。このため、使用中に電子放出特性がシフトしてしまう不都合を防止できる。

【0107】また、VshiftをVLmeasureよりも大きく設定しているので、特性シフト用パルスが電子放出素子に印加される最大電圧となる。従って、特性シフト用パルスを印加すれば、電子放出特性を所望の特性にまで確実にシフトさせることができ、蛍光体の発光輝度を均一に調整できる。もちろんVshiftはVdriveよりも大きく設定されているので、均一に調整した発光輝度が使用中にシフトしてしまう不都合も防止できる。

【0108】図13は、本発明の実施の形態3に係る、表示パネル1の個々の表面伝導型放出素子の電子放出特性を変える装置構成を示したブロック図であり、前述の図3及び図9と同様の機能を有するものには同一番号を付した。

【0109】この装置は、個々の放出素子に対応する蛍

光体での発光輝度を揃えるための装置であり、図3における放出電流  $I_e$  を測定する電流検出器 12 の代わりに蛍光体での発光輝度を測定するための輝度測定器 13 及び輝度データに相当する放出電流  $I_e$  または素子電流  $I_f$  に変換する輝度信号抽出回路 14 が設けてある点が図3と異なっている。

【0110】次に、このような装置を用いて個々の放出素子に対応した蛍光体での波高点の輝度を揃える方法について説明する。

【0111】蛍光体での発光輝度は、放出電流  $I_e$  に比例していると考えられることから、測定された発光輝度のバラツキに応じて電子放出特性を変えればよい。即ち、輝度測定器 13 により測定された輝度データを輝度信号抽出回路 14 により放出素子での放出電流  $I_e$  または素子電流  $I_f$  に相当する値  $B$  に変換して制御回路 91 に出力する。続いて、前述の実施の形態 1 及び 2 で説明した方法と同様に、所定の駆動電圧  $V_f$  での放出電流  $I_e$  または素子電流  $I_f$  を変える。この場合、蛍光体の部分的な発光特性のばらつきも含めて輝度のばらつきが補正される点が、前述の実施の形態 1 及び 2 と異なる。以上の操作を全放出素子について行うことにより表示パネル 1 の全ての表面伝導型放出素子について放出電流  $I_e$  を揃えることができる。

【0112】尚、この実施の形態 3 における制御回路 91 の処理は前述の実施の形態 1 の処理（図 7 及び図 8 のフローチャート）と同様にしてできるため、その説明を省略する。

【0113】以上のようにしてメモリ用波形信号を印加して、その全ての表面伝導型放出素子の電子放出特性を揃えた表示パネル 1 を用い、いずれの表面伝導型放出素子のメモリ用波形信号の波高値よりも低い値の駆動電圧  $V_f$  を選んで駆動することにより、全ての表示領域に互って均一な発光輝度を得ることができる表示パネル 1 を提供できる。

【0114】図 14 は、本実施の形態の表示パネルのマルチ電子源の製造工程の概略を示す図である。

【0115】まずステップ S100 で、後述するように基板上に電極及び導電性薄膜を形成し、ステップ S101 で、その電極間に電圧を印加して電子放出部を形成する。そしてステップ S102 で、その電子放出部に対して通電して活性化を実施する。これで基本的なマルチ電子源が製造できたことになるが、本実施の形態の特徴である、上述した全表面伝導型放出素子の特性を均一にする均一化処理を行う（ステップ S103）ことにより、表示パネルの全域に互って均一の輝度を得られる。

【0116】（実施の形態の表示パネルの構成と製造法）次に、本発明の実施の形態を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0117】図 15 は、本実施の形態に用いた表示パネ

ル 1 の斜視図であり、その内部構造を示すためにパネルの 1 部を切り欠いて示している。

【0118】図中、1005 はリアプレート、1006 は側壁、1007 はフェースプレートであり、1005 ~ 1007 により表示パネル 1 の内部を真空中に維持するための気密容器を形成している。この気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるために封着する必要があるが、例えばフリットガラスを接合部に塗布し、大気中あるいは酸素雰囲気中で、摂氏 400 ~ 500 度で 10 分以上焼成することにより封着を達成した。この気密容器内部を真空中に排気する方法については後述する。

【0119】リアプレート 1005 には、基板 1001 が固定されているが、この基板 1001 上には表面伝導型放出素子 1002 が  $N \times M$  個形成されている。ここで  $N$ 、 $M$  は 2 以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョン表示を目的とした表示装置においては、 $N=3000$ 、 $M=1000$  以上の数を設定することが望ましい。尚、本実施の形態においては、 $N=3072$ 、 $M=1024$  とした。これら  $N \times M$  個の表面伝導型放出素子は、 $M$  本の行方向配線 1003 と  $N$  本の列方向配線 1004 とにより単純マトリクス配線されている。ここで、上述した 1001 ~ 1004 によって構成される部分をマルチ電子源と呼ぶ。尚、マルチ電子源の製造方法や構造については、後で詳しく述べる。

【0120】尚、本実施の形態においては、気密容器のリアプレート 1005 にマルチ電子源の基板 1001 を固定する構成としたが、マルチ電子源の基板 1001 が十分な強度を有するものであれば、気密容器のリアプレートとしてマルチ電子源の基板 1001 自体を用いてもよい。

【0121】また、フェースプレート 1007 の下面には、蛍光膜 1008 が形成されている。本実施の形態の表示パネル 1 はカラー表示装置用のパネルであるため、蛍光膜 1008 の部分には CRT の分野で用いられる赤（R）、緑（G）、青（B）の 3 原色の蛍光体が塗り分けられている。これら各色の蛍光体は、たとえば図 16（A）に示すようにストライプ状に塗り分けられ、各色の蛍光体のストライプの間には黒色の導電体 1010 が設けられている。この黒色の導電体 1010 を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにすることや、外光の反射を防止して表示コントラストの低下を防ぐため、更には電子ビームによる蛍光膜のチャージアップを防止するためなどである。この黒色の導電体 1010 には、黒鉛を主成分として用いたが、上記の目的に適するものであれば、これ以外の材料を用いても良い。

【0122】また、3 原色の蛍光体の塗り分け方は図 16（A）に示したストライプ状の配列に限られるもので

はなく、例えば図16(B)に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0123】尚、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黑色導電材料は必ずしも用いなくともよい。

【0124】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。このメタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光の利用効率を向上させるためや、負イオンの衝突から蛍光膜1008を保護するため、更には電子ビーム加速電圧を印加するための電極として作用させるためや、蛍光膜1008を励起した電子の導電路として作用させるためなどである。メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化処理し、その上にAl(アルミニウム)を真空蒸着する方法により形成した。尚、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0125】また、本実施の形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、例えば、ITOを材料とする透明電極を設けてもよい。

【0126】また、 $Dx1 \sim DxM$ ,  $Dy1 \sim DyN$ 及び $Hv$ で示された端子は、この表示パネル1と不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。端子 $Dx1 \sim DxM$ はマルチ電子源の行方向配線1003と、端子 $Dy1 \sim DyN$ はマルチ電子源の列方向配線1004と、端子 $Hv$ はフェースプレートのメタルバック1009とそれぞれ電気的に接続されている。

【0127】また、気密容器内部を真空に排気するには、この気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前或は封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。このゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、このゲッター膜の吸着作用により気密容器内は $1 \times 10$ のマイナス5乗乃至 $1 \times 10$ のマイナス7乗[torr]の真空度に維持される。この場合、主に炭素と水素を主成分とし質量数が13~200の有機ガスの分圧は、10のマイナス8乗[torr]以下に設定されている。

【0128】以上、本発明の実施の形態の表示パネル1の基本構成と製法を説明した。

【0129】次に、本実施の形態の表示パネル1に用いたマルチ電子源の製造方法について説明する。本実施の

形態の画像表示装置に用いるマルチ電子源は、表面伝導型放出素子を単純マトリクス配線した電子源であれば、表面伝導型放出素子の材料や形状あるいは製法に制限はない。しかしながら、本願発明者らは、表面伝導型放出素子の中では、電子放出部もしくはその周辺部を微粒子膜から形成したものが電子放出特性に優れ、しかも製造が容易に行えることを見出している。従って、高輝度で大画面の画像表示装置の表示パネルにマルチ電子源を用いるには、最も好適であると言える。そこで、上記実施の形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子源の構造について述べる。

【0130】(表面伝導型放出素子の好適な素子構成と製法) 電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0131】(平面型の表面伝導型放出素子) まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。これは前述した図14のステップS100の工程に相当するものである。図17に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。

【0132】図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0133】基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上に、例えば $SiO_2$ を材料とする絶縁層を積層した基板などを用いることができる。また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。例えば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、或はこれらの金属の合金、或は $In_2O_3-SnO_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。これら電極1102、1103を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターニング技術を組み合わせると用いれば容易に形成できるが、それ以外の方法(例えば印刷技術)を用いて形成してもさしつかえない。

【0134】素子電極1102と1103の形状は、この電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで

設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメータより数十マイクロメータの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメータの範囲から適当な数値が選ばれる。

【0135】また、導電性薄膜1104の部分には微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。この微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、或は微粒子が互いに隣接した構造か、或は微粒子が互いに重なり合った構造が観測される。この微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。即ち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0136】また、微粒子膜を形成するのに用いられうる材料としては、例えば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pbなどをはじめとする金属や、PdO, SnO<sub>2</sub>, In<sub>2</sub>O<sub>3</sub>, PbO, Sb<sub>2</sub>O<sub>3</sub>などをはじめとする酸化物や、HfB<sub>2</sub>, ZrB<sub>2</sub>, LaB<sub>6</sub>, CeB<sub>6</sub>, YB<sub>4</sub>, Gd<sub>2</sub>B<sub>4</sub>などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WCなどをはじめとする炭化物や、TiN, ZrN, HfNなどをはじめとする窒化物や、Si, Geなどをはじめとする半導体や、カーボンなどがあげられ、これらの中から適宜選択される。

【0137】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sq]の範囲に含まれるよう設定した。

【0138】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図17の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0139】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気

的には周囲の導電性薄膜よりも高抵抗な性質を有している。この亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。この亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図17においては模式的に示した。

【0140】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0141】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。

【0142】なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図17においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0143】以上、好ましい素子の基本構成を述べたが、実施の形態においては以下のような素子を用いた。

【0144】即ち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメータ]とした。

【0145】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメータ]とした。

【0146】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図18の(a)~(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図17と同一である。

【0147】(1)まず、図18(a)に示すように、基板1101上に素子電極1102および1103を形成する。この素子電極1102、1103を形成するにあたっては、予め基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄した後、素子電極の材料を堆積させる。この材料を堆積する方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。その後、堆積した電極材料をフォトリソグラフィ・エッチング技術を用いてパターニングし、(a)に示した一対の素子電極(1102と1103)を形成する。

【0148】(2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0149】この導電性薄膜を形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターニ



ングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。具体的には、本実施の形態では主要元素としてPdを用いた。また、実施の形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。

【0150】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施の形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0151】(3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する(図14の通電フォーミング処理に相当)。この通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(即ち、電子放出部1105)においては、薄膜に適当な亀裂が形成されている。尚、この電子放出部1105が形成される前と比較すると、形成された後は、素子電極1102と1103の間に計測される電気抵抗は大幅に増加する。

【0152】このフォーミング時の通電方法をより詳しく説明するために、図19に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。

【0153】微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施の形態の場合には、同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順次昇圧した。また、電子放出部1105の形成状況をモニタするためのモニタパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0154】本実施の形態においては、例えば10のマイナス5乗[torr]程度の真空雰囲気下において、例えばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値Vpfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニタパルスPmを挿入した。ここでフォーミング処理に悪影響を及ぼすことがないように、モニタパルスの電圧Vpmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が $1 \times 10^6$ [オーム]になった段階、即ち、モニタパルス印加時に電流計1111で計測される電流が $1 \times 10^{-7}$ [A]以下になった段階で、フ

ォーミング処理にかかわる通電を終了した。

【0155】尚、上記の方法は、本実施の形態の表面伝導型放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、或は素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0156】(4)次に、図18(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う(図14のステップS102の処理に相当)。この通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0157】具体的には、10のマイナス2乗乃至10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0158】この通電活性化における通電方法をより詳しく説明するために、図20(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施の形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧Vacは14[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10[ミリ秒]とした。尚、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0159】図18(d)に示す1114は該表面伝導型放出素子から放出される放出電流Ieを捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。尚、基板1101を表示パネル1の中に組み込んでから活性化処理を行う場合には、表示パネル1の蛍光面をアノード電極1114として用いる。そして活性化用電源1112から電圧を印加する間、電流計1116で放出電流Ieを計測して通電活性化処理の進行状況をモニタし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流Ieの一例を図20(b)に示す。



【0160】こうして活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 $I_e$ は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 $I_e$ がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0161】なお、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0162】以上のようにして、図18(e)に示す平面型の表面伝導型放出素子を製造した。

【0163】(垂直型の表面伝導型放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0164】図21は、垂直型の基本構成を説明するための模式的な断面図である。

【0165】図において、1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0166】この垂直型の表面伝導型放出素子が先に説明した平面型の電子放出素子と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。従って、図17の平面型素子における素子電極間隔 $L$ は、垂直型においては、段差形成部材1206の段差高 $L_s$ として設定される。尚、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、について、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえば $SiO_2$ のような電氣的に絶縁性の材料を用いる。

【0167】次に、垂直型の表面伝導型放出素子の製法について説明する。図22(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は前記図21と同一である。

【0168】(1)まず、図22(a)に示すように、基板1201上に素子電極1203を形成する。

【0169】(2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、例えば $SiO_2$ をスパッタ法で積層すればよいが、例えば、真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0170】(3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0171】(4)次に、同図(d)に示すように、絶

縁層の一部を、例えばエッチング法を用いて除去し、素子電極1203を露出させる。

【0172】(5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、例えば塗布法などの成膜技術を用いればよい。

【0173】(6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する(図18(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい)。

【0174】(7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図18(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい)。

【0175】以上のようにして、図22(f)に示す垂直型の表面伝導型放出素子を製造した。

【0176】(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について、その素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0177】図23は、表示装置に用いた素子の、(放出電流 $I_e$ )対(素子印加電圧 $V_f$ )特性、及び(素子電流 $I_f$ )対(素子印加電圧 $V_f$ )特性の典型的な例を示す。尚、放出電流 $I_e$ は素子電流 $I_f$ に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意の単位で図示した。

【0178】この表示装置に用いた表面伝導型放出素子は、放出電流 $I_e$ に関して以下に述べる3つの特性を有している。

【0179】第1に、ある電圧(これを閾値電圧 $V_{th}$ と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 $I_e$ が増加するが、一方、閾値電圧 $V_{th}$ 未満の電圧では放出電流 $I_e$ はほとんど検出されない。即ち、放出電流 $I_e$ に関して、明確な閾値電圧 $V_{th}$ を持った非線形素子である。

【0180】第2に、放出電流 $I_e$ は素子に印加する電圧 $V_f$ に依存して変化するため、電圧 $V_f$ で放出電流 $I_e$ の大きさを制御できる。

【0181】第3に、表面伝導型放出素子に印加する電圧 $V_f$ に対して素子から放出される電流 $I_e$ の応答速度が速いため、電圧 $V_f$ を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0182】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。例えば、多数の素子を表示画面の画素に対応して設けた表示装置において、第1の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。即ち、駆動

中の素子には所望の発光輝度に応じて閾値電圧 $V_{th}$ 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 $V_{th}$ 未満の電圧を印加する。そして駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0183】また、第2の特性か、又は第3の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0184】（多数素子を単純マトリクス配線したマルチ電子源の構造）次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子源の構造について述べる。

【0185】図24に示すのは、前述の図15の表示パネル1に用いたマルチ電子源の平面図である。ここで、基板1001上には、前記図17で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004とにより、単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0186】図24のA-A'に沿った断面図を、図25に示す。

【0187】尚、このような構造のマルチ電子源は、予め基板上に行方向配線電極1003、列方向配線電極1004、電極間絶縁層（不図示）および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003および列方向配線電極1004を介して各素子に給電して、前述したように、通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0188】〔応用実施形態〕図26は、本実施の形態の表面伝導型放出素子を電子放出素子として用いたディスプレイパネルに、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した多機能表示装置の一例を示すブロック図である。

【0189】図中、1は本実施の形態の表示（ディスプレイ）パネル、2101はディスプレイパネル1の駆動回路、2102はディスプレイコントローラ、2103はマルチプレクサ、2104はデコーダ、2105は入力インターフェース回路、2106はCPU、2107は画像生成回路、2108および2109および2110は画像メモリインターフェース回路、2111は画像入力インターフェース回路、2112および2113はTV信号受信回路、2114は入力部である。尚、本実施の形態の表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本実施の形態の表示パネルの特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関

する回路やスピーカなどについては説明を省略する。以下、画像信号の流れに沿って各部の機能を説明する。

【0190】まず、TV信号受信回路2113は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でもよい。また、これらより更に多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。TV信号受信回路2112は、例えば同軸ケーブルや光ファイバなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。またTV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0191】画像入力インターフェース回路2111は、例えばTVカメラや画像読み取りスキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2110は、ビデオテープレコーダ（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ2104に出力される。入力インターフェース回路2105は、本表示装置と、外部のコンピュータもしくはコンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字データ・図形情報の入出力を行うのはもちろんのこと、場合によっては本表示装置の備えるCPU2106と外部との間で制御信号や数値データの入出力などを行うことも可能である。

【0192】また、画像生成回路2107は、前記入力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、或はCPU2106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行うためのプロセッサなどをはじめとし

て画像の生成に必要な回路が組み込まれている。本回路により生成された表示用画像データは、デコーダ2104に出力されるが、場合によっては前記入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンタ入出力することも可能である。

【0193】CPU2106は、主として本表示装置の動作制御や、表示画像の生成や選択や編集に関わる作業を行う。例えば、マルチプレクサ2103に制御信号を出力し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースか、ノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。そして画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路2105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。なお、CPU2106は、むしろこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。あるいは、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協働して行っても良い。

【0194】入力部2114は、前記CPU2106に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、例えばキーボードやマウスのほか、ジョイスティック、バーコードリーダ、音声認識装置など多様な入力機器を用いる事が可能である。また、デコーダ2104は、前記2107ないし2113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。なお、同図中に点線で示すように、デコーダ2104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、あるいは前記画像生成回路2107およびCPU2106と協働して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0195】マルチプレクサ2103は、CPU2106より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ2103はデコーダ2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビ

のように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。ディスプレイパネルコントローラ2102は、CPU2106より入力される制御信号に基づき駆動回路2101の動作を制御するための回路である。

【0196】まず、ディスプレイパネルの基本的な動作にかかわるものとして、例えばディスプレイパネルの駆動用電源（図示せず）の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路2101に対して出力する。また場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。駆動回路2101は、ディスプレイパネル2100に印加する駆動信号を発生するための回路であり、マルチプレクサ2103から入力される画像信号と、前記ディスプレイパネルコントローラ2102より入力される制御信号に基づいて動作するものである。

【0197】以上、各部の機能を説明したが、図26に例示した構成により、本実施の形態の表示装置においては、多様な画像情報源より入力される画像情報をディスプレイパネル2100に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ2104において逆変換された後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいてディスプレイパネル2100に駆動信号を印加する。これにより、ディスプレイパネル2100において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0198】また、本実施の形態の表示装置においては、前記デコーダ2104に内蔵する画像メモリや、画像生成回路2107およびCPU2106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ換え、はめ込みなどをはじめとする画像編集を行う事も可能である。また、本実施の形態の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行うための専用回路を設けても良い。

【0199】従って、本実施の形態の表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止

画像および動画を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備える事が可能で、産業用あるいは民生用として極めて応用範囲が広い。尚、この図26は、表面伝導型放出素子を電子源とするディスプレイパネルを用いた表示装置の構成の一例を示したにすぎず、これのみに限定されるものではない。例えば、図26の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、この表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0200】この表示装置においては、とりわけ表面伝導型放出素子を電子源とするディスプレイパネルが容易に薄形化できるため、表示装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型放出素子を電子源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示する事が可能である。

【0201】また、本発明は、ホストコンピュータ、インタフェース、プリンタ等の複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用しても良い。また、本発明はシステム或は装置にプログラムを供給することによって実施される場合にも適用できる。この場合、本発明に係るプログラムを格納した記憶媒体が本発明を構成することになる。そして、該記憶媒体からそのプログラムをシステム或は装置に読み出すことによって、そのシステム或は装置が、予め定められた仕方で動作する。

【0202】以上説明したように本実施の形態のマルチ電子源によれば、電子源の作成工程時に発生する表面伝導型放出素子の放出特性ばらつきを改善し、均一な電子放出特性分布を有する電子源が提供できる。

【0203】そして、このような特性を有する電子源を用いることにより、均一な輝度分布で、かつ高品位な画像が得られる画像形成装置を提供することができる。

【0204】又、メモリ電圧（シフト電圧）を、通常の表面伝導型放出素子を駆動する電圧範囲外とすることにより、通常の動作中に表面伝導型放出素子の特性が変化することがない。

【0205】又、マルチ電子源の各表面伝導型放出素子の電子放出特性を、放出電流、素子電流又は発光輝度のいずれかでも測定できるため、その特性の測定及び特性の調整方法を多様化できる。

【0206】

【発明の効果】以上説明したように本発明によれば、簡易な工程で、種々の原因による各電子放出素子の電子放

出特性のバラツキをなくすることができるという効果がある。

【0207】また本発明によれば、表面伝導型放出素子に特有の性質を利用して、各電子放出素子の特性を略同一にできるという効果がある。

【0208】

【図面の簡単な説明】

【図1】本実施の形態の表面伝導型放出素子のメモリ用波形信号の一例を示す図である。

【図2】表面伝導型放出素子の駆動電圧に対する放出電流の特性の違いを説明する図である。

【図3】本発明の第1の実施の形態であるメモリ用波形信号をマルチ電子源に印加する装置の概略構成図である。

【図4】マルチ電子源を作成する工程中で発生する異なる電子放出特性を有する放出素子の駆動電圧を変えたときの放出電流の特性図である。

【図5】メモリ用波形信号の波高値を変えたときの電子放出電流の特性図である。

【図6】メモリ用波形信号を印加した後、所定の駆動電圧V<sub>fl</sub>で駆動したときの放出素子の放出電流特性を説明する図である。

【図7】本実施の形態の電子源の各表面伝導型放出素子の電子放出特性を測定するための処理を示すフローチャートである。

【図8】測定した電子放出特性に基づいてメモリ用波形信号を印加する処理を示すフローチャートである。

【図9】本発明の第2の実施の形態であるメモリ用波形信号をマルチ電子源に印加する装置の概略構成図である。

【図10】マルチ電子源を作成する工程中で発生する異なる電子放出特性を放出素子の駆動電圧を変えたときの素子電流の特性図である。

【図11】メモリ用波形信号の波高値を変えたときの素子電流の特性図である。

【図12】メモリ用波形信号の印加した後、所定の駆動電圧で駆動したときの放出素子の素子電流特性を説明する図である。

【図13】本発明の第3の実施の形態であるメモリ用波形信号をマルチ電子源に印加する装置の概略構成図である。

【図14】本実施の形態におけるマルチ電子源の製造工程を示すフローチャートである。

【図15】本発明の実施の形態に係る画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

【図16】本実施の形態の表示パネルのフェースプレートの蛍光体配列を例示した平面図である。

【図17】本実施の形態で用いた平面型の表面伝導型放出素子の平面図（a）、断面図（b）である。

【図18】平面型の表面伝導型放出素子製造工程を示す

断面図である。

【図19】通電フォーミング処理の際の印加電圧波形例を示す図である。

【図20】通電活性化処理の際の印加電圧波形(a)、放出電流 $I_e$ の変化(b)例を示す図である。

【図21】本実施の形態で用いた垂直型の表面伝導型放出素子の断面図である。

【図22】垂直型の表面伝導型放出素子の製造工程を示す断面図である。

【図23】本実施の形態で用いた表面伝導型放出素子の典型的な特性を示すグラフ図である。

【図24】本実施の形態で用いたマルチ電子源の基板の平面図である。

【図25】本実施の形態で用いたマルチ電子源の基板の一部断面図である。

【図26】本発明の実施の形態である多機能画像表示装置の構成を示すブロック図である。

【図27】従来の表面伝導型放出素子の構成を示す図で

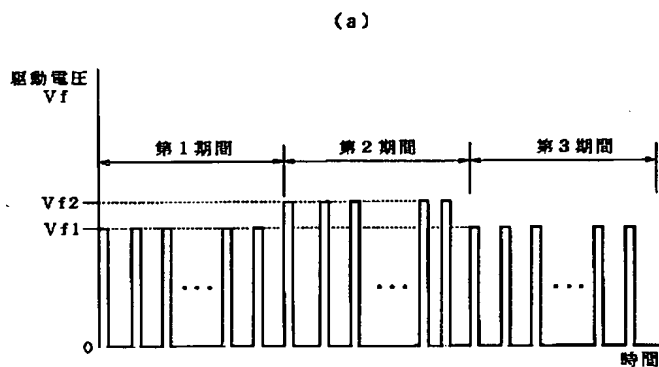
ある。

【図28】従来のマルチ電子源のマトリクス配線を説明する図である。

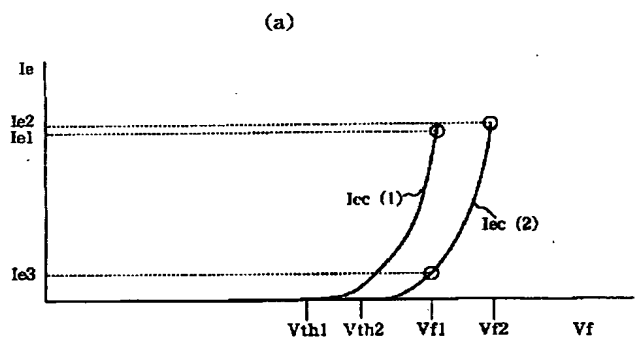
【符号の説明】

- 1 表示パネル
- 2 高圧端子
- 3, 4 スイッチマトリクス回路
- 5, 12 電流検出器
- 6, 7 パルス発生器
- 8 パルス波高値設定回路
- 9, 90, 91 制御回路
- 9a CPU
- 9b メモリ
- 10 スイッチマトリクス制御回路
- 11 高圧電源
- 13 輝度測定器
- 14 輝度信号抽出回路

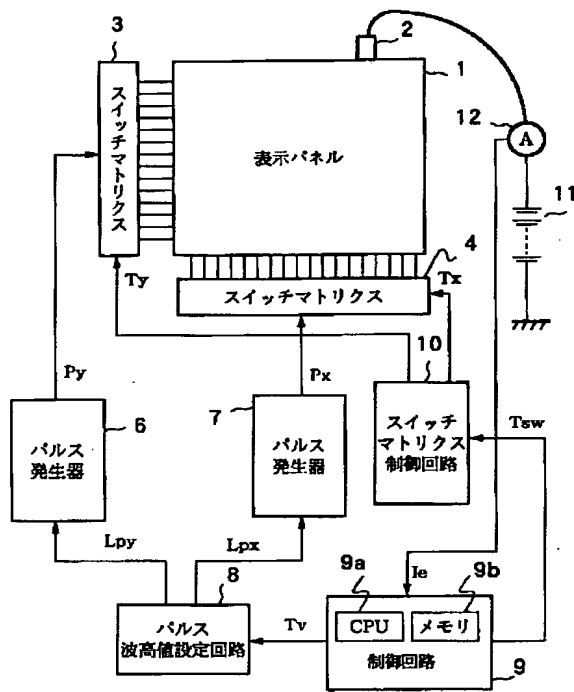
【図1】



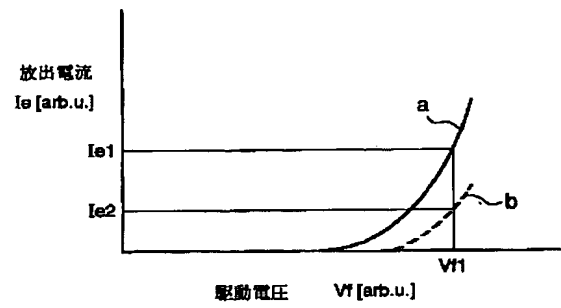
【図2】



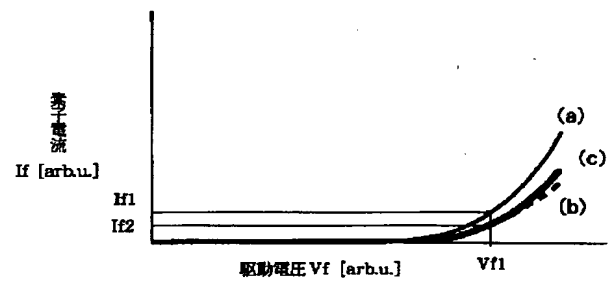
【図3】



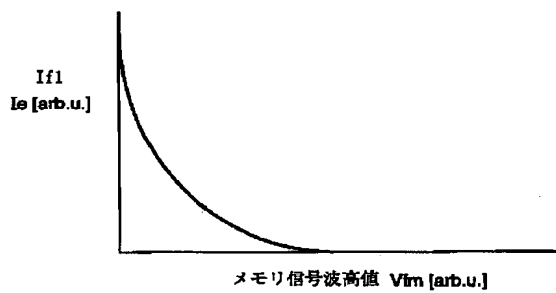
【図4】



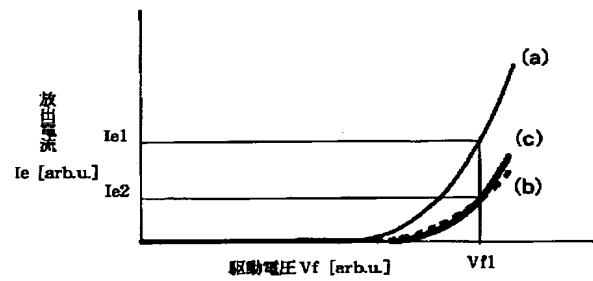
【図12】



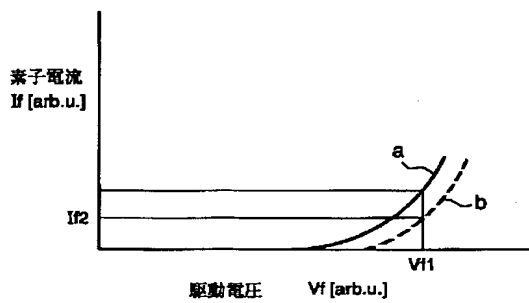
【図5】



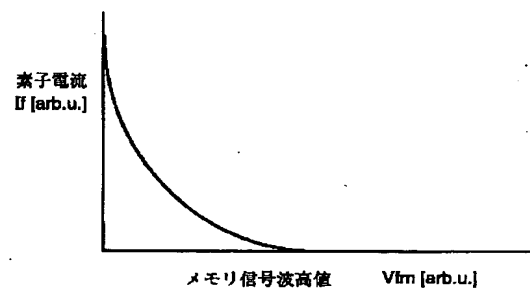
【図6】



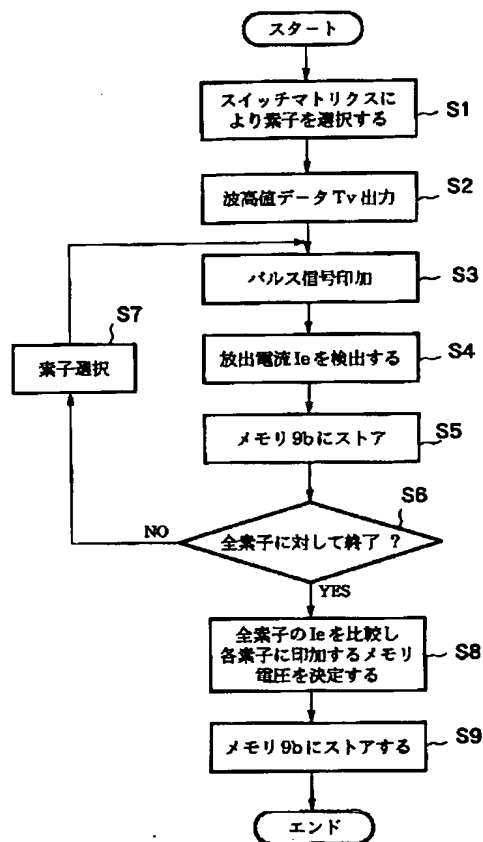
【図10】



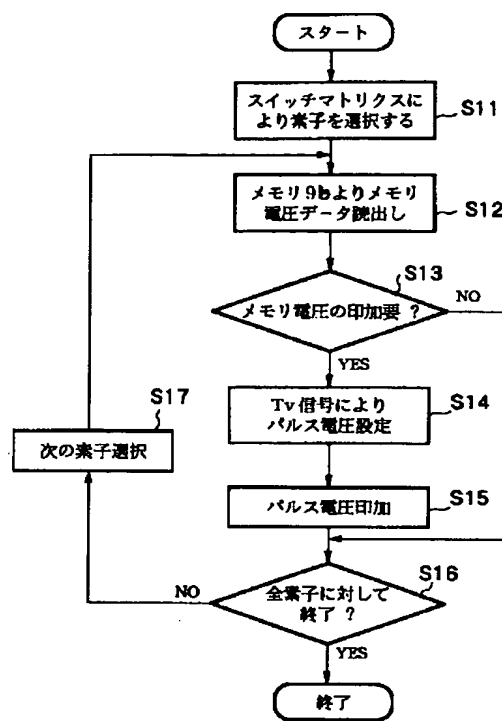
【図11】



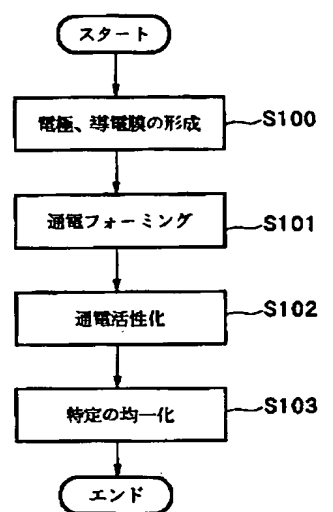
【図7】



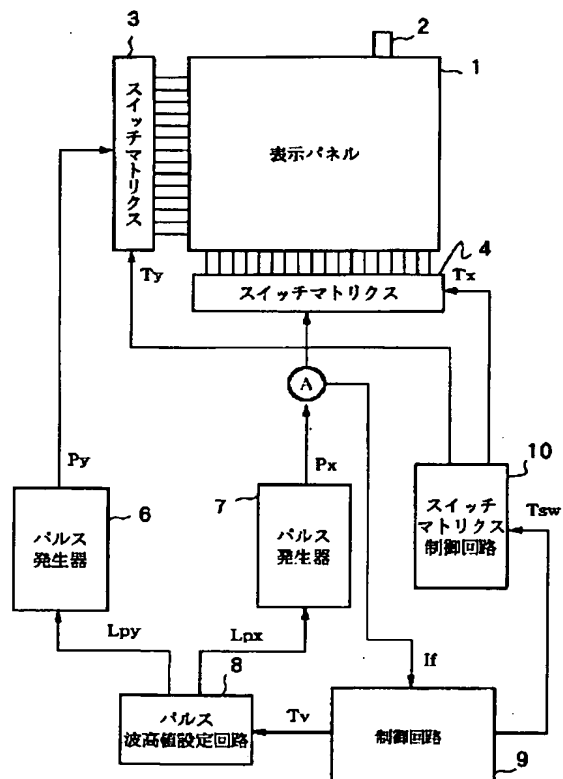
【図8】



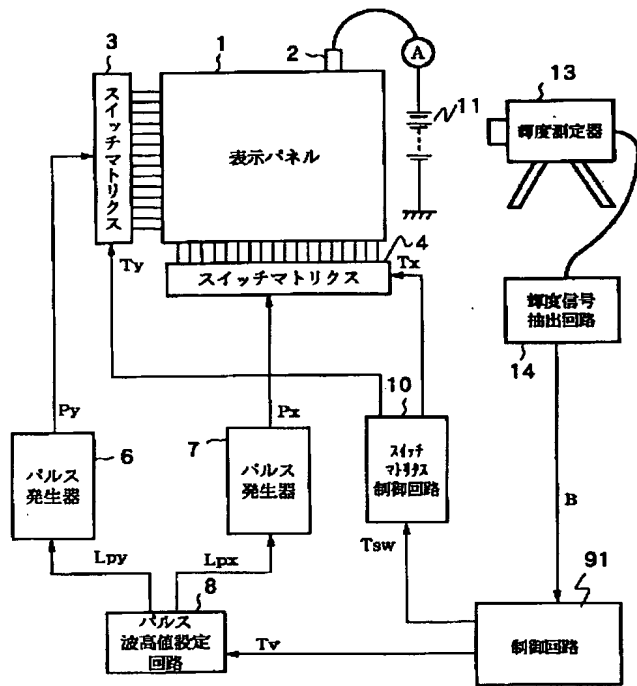
【図14】



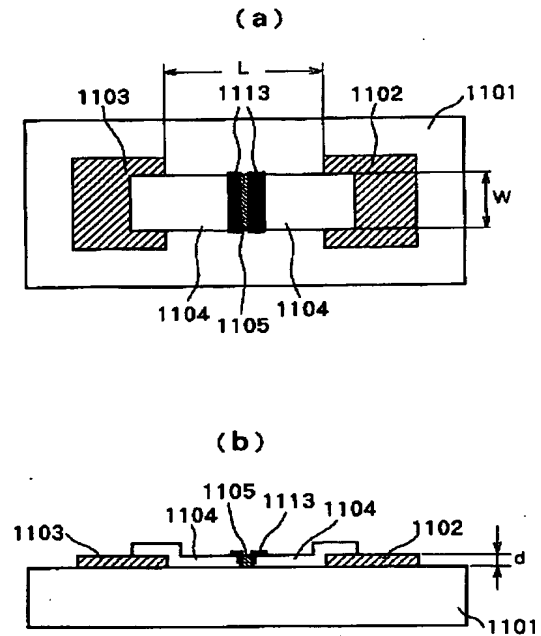
【図9】



【図13】

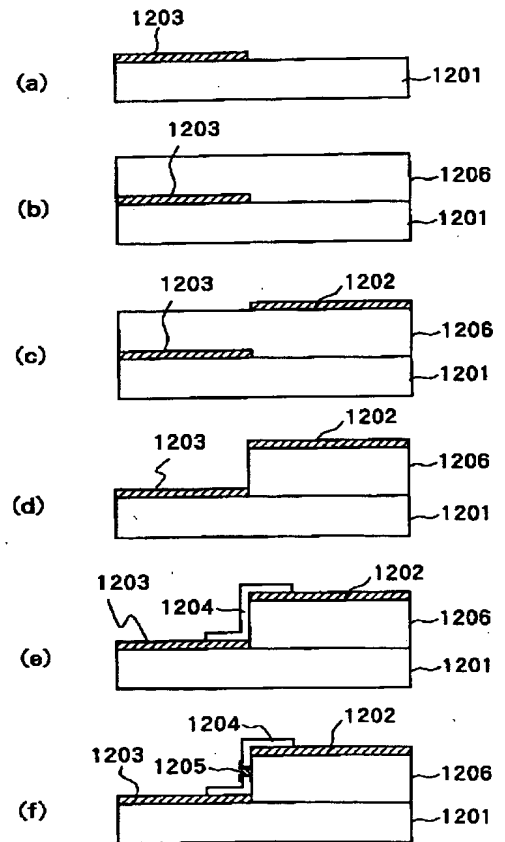
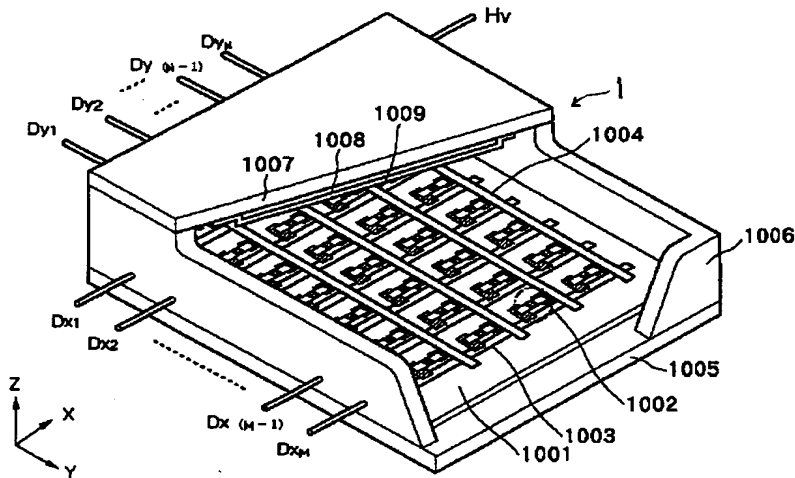


【図17】



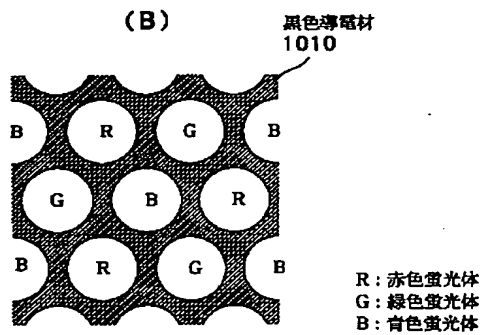
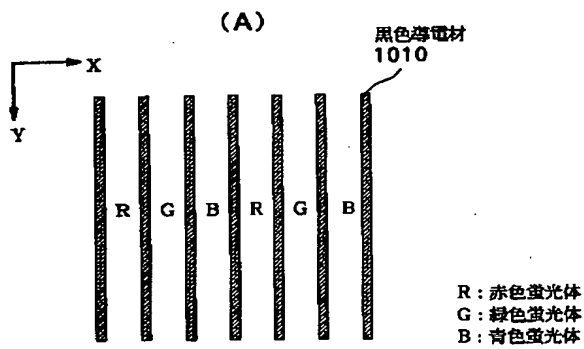
【図22】

【図15】

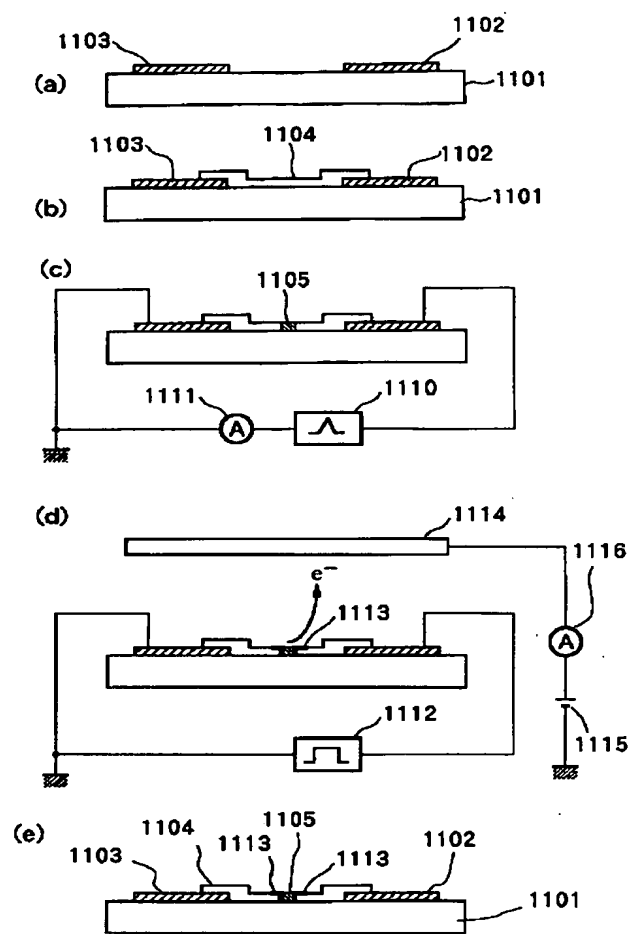




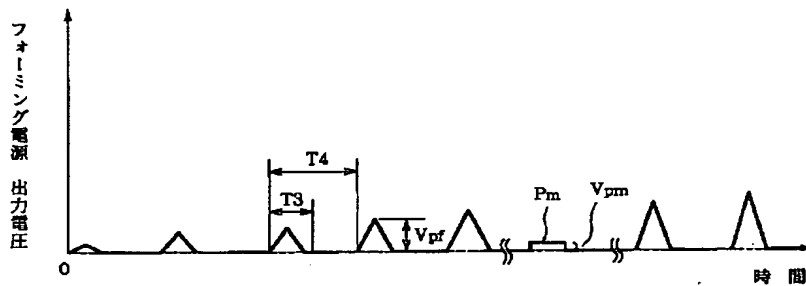
【図16】



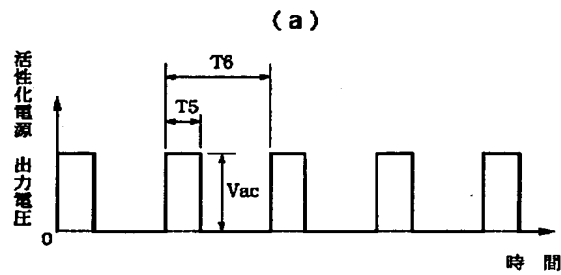
【図18】



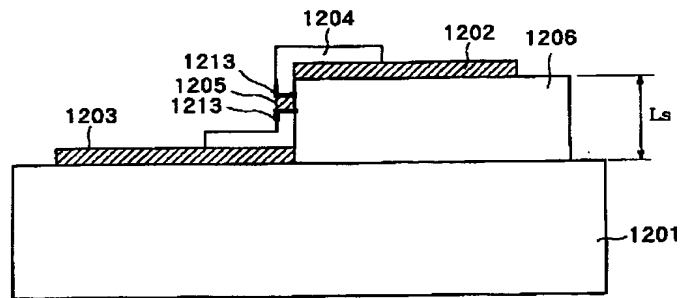
【図19】



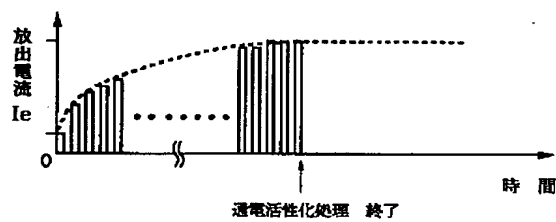
【図20】



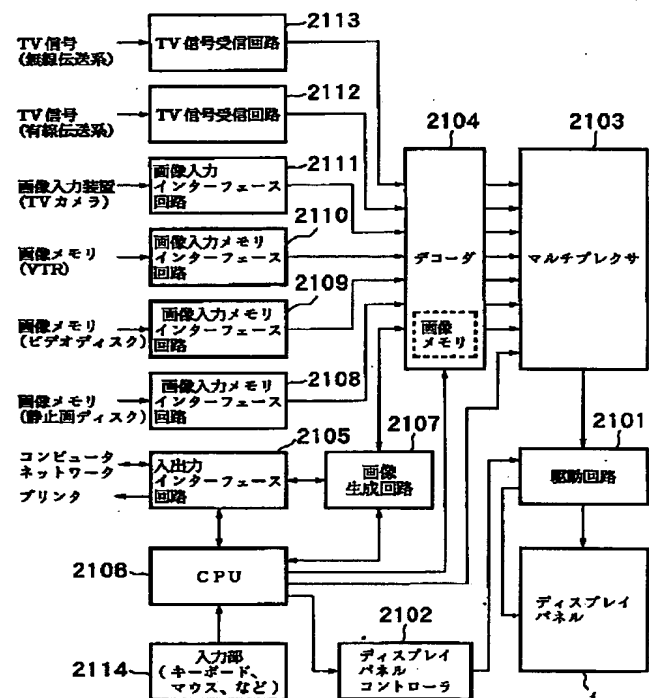
【図21】



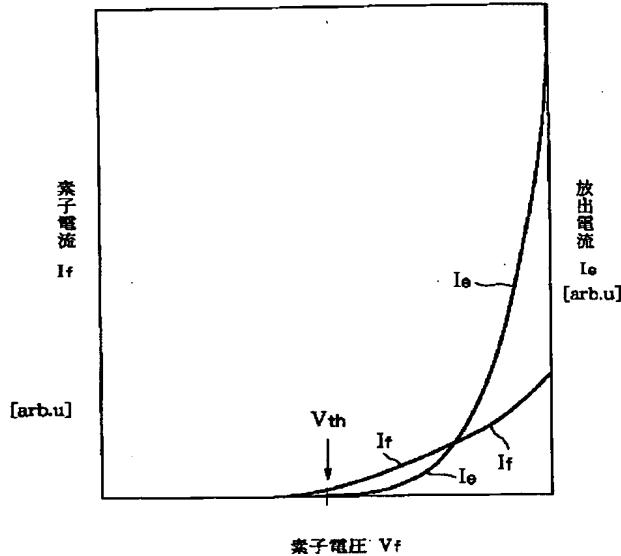
(b)



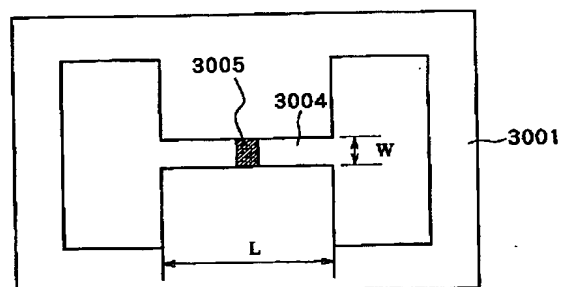
【図26】



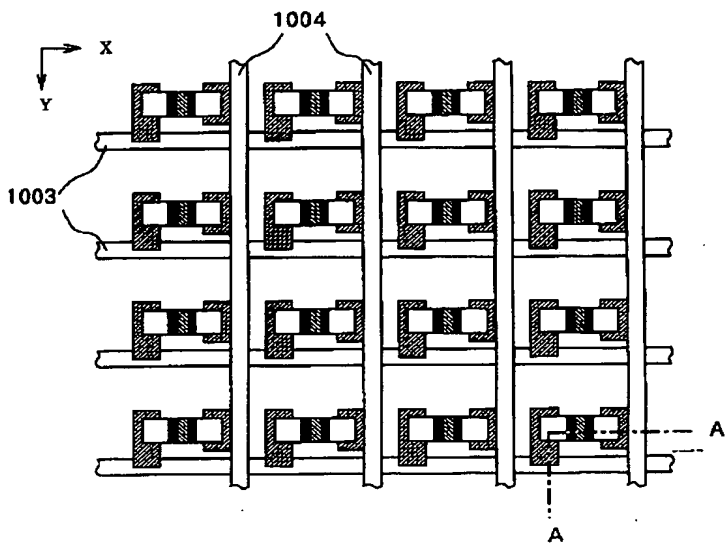
【図23】



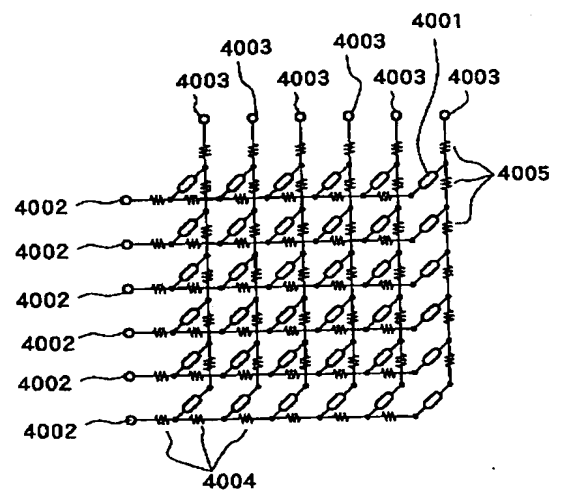
【図27】



【図24】



【図28】



【図25】

